

3. DIGITÁLIS INTEGRÁLT ÁRAMKÖRÖK, és alkalmazásuk 139

3.1. Logikai áramkörök 140

- ⇒ A logikai érték villamos jelhordozói 142
- ⇒ Terhelési viszony 145
- ⇒ Jelterjedési idő 145
- ⇒ Zavarvédetség 147

3.2. Digitális integrált áramkörök 148

- ⇒ TTL rendszerű kapuk 151
- ⇒ Bemeneti áramok 155
- ⇒ A késleltetésekből adódó átmeneti jelenségek (hazárdok) 158
- ⇒ A TTL kapuk alkalmazása 161
- ⇒ Nyitott (open) kollektoros kapuk használata 165
- ⇒ CMOS rendszerű kapuk 167
- ⇒ CMOS kapuk 168
- ⇒ CMOS kapcsoló 171
- ⇒ Funcionális kombinációs áramkörök és alkalmazásuk 172
- ⇒ Multiplexer és demultiplexer 176
- ⇒ A nagyságkomparátor és alkalmazása 178
- ⇒ Flip-flopok Hiba! A könyvjelző nem létezik.
- ⇒ CMOS flip-flop -ok 184
- ⇒ Integrált áramköri számlálók 185
- ⇒ A számlálók alkalmazása 188
- ⇒ Integrált áramköri léptető regiszterek 194
- ⇒ A léptetőregiszterek alkalmazása 196

3. DIGITÁLIS INTEGRÁLT ÁRAMKÖRÖK, és alkalmazásuk

Az előző fejezetben áttekintést adtunk azokról az alapvető logikai ismeretekről, amelyek segítenek megérteni a digitális műveletvégzés és jeltovábbítás módszereit, ill. az automatikus irányítóberendezések működésének elvét. Ebben a fejezetben a logikai műveleteket megvalósító alapvető *logikai áramkörökkel* ismerkedünk meg.

Részletesen fogjuk ismertetni a *integrálási* technológiával készült *kapu-áramkörök* fizikai működését, logikai funkcióját és ezen elemi egységek egymáshoz

csatlakoztatásának lehetőségeit, feltételeit. Bővebben foglalkozunk a **TTL rendszerről** áramkörökkel. A **CMOS** rendszerű kapuk legfontosabb jellemzőit, működésüket ismertetjük

A **funkcionális áramkör** – kombinációs, és sorrendi – mindegyike kapuáramkörökből épül fel, ezért azoknak csak a legjellemzőbb ismérveit foglaljuk össze.

A fejezet második részében – a megismert - integrált áramkörök néhány jellemző **alkalmazásával** foglalkozunk.

3.1. Logikai áramkörök

A megismert logikai műveletek (ÉS, VAGY, NEM) technikai megvalósítása ma szinte kizárólag a **félvezető** alapú **digitális áramkörökkel** történik. Ezek részletesebb megismerése előtt célszerű a technikai fejlődést röviden összefoglalni.

Az elektronikus logikai áramköröket az alkalmazott áramköri elemek és az előállítási technológia alapján különböző generációkba soroljuk. Ez a besorolás egyúttal fejlődéstörténeti csoportosítás is.

- Az **első generációs** áramkörök **diszkrét passzív** áramköri elemekből (ellenállások, kondenzátorok stb.), valamint **elektroncsövekből** épültek fel. Felhasználásukra elsősorban a negyvenes évek közepétől az ötvenes évek közepéig terjedő időszakban került sor.
- A **második generációs** áramkörök ugyancsak **diszkrét passzív** áramköri elemeket tartalmaznak, de aktív elemeik már a **tranzisztorok**. Ezek az áramkörök a hatvanas évek közepéig voltak egyeduralkodók. Az áramkörök gyártástechnológiájára az alkatrészek nyomtatott áramköri lapokra szerelése a jellemző. Az egyszerű logikai funkciókat (ÉS, VAGY, NEM, TÁROLÁS) ellátó áramkörök egységes felépítésű - sorozatban gyártott - kártyákon (pl. EDS - kártyák) vagy térbeli elrendezésű, műgyantával kiöntött kockákban (pl. Terta kockák) kerültek forgalomba. Ezekből építették a különböző irányítóberendezéseket, mint pl. a forgalomirányító lámpák automatikus vezérléseit.

- A **harmadik generációs** áramkörök csoportját alkotják a kis és közepes bonyolultságú **digitális** (logikai) **integrált áramkörök** (IC-Integrated Circuit) (logikai kapuk, flip-flop -ok, regiszterek, számlálók stb.) alkalmazásával épített rendszerek. Az integrált áramkörök kb. 1 cm^3 -es térfogatban (tokozással együtt) olyan nagyságrendű áramköri funkciót látnak el, amelyet a második generációs logikai áramkörökkel $1\text{-}2\text{ dm}^2$ -es nyomtatott áramköri lapon lehetett megvalósítani. A rendszerépítés az IC-kel is nyomtatott lapon történik. Ez a technika a hetvenes években vált egyeduralmódóvá, és napjainkban is ezt alkalmazzuk.
- A **negyedik generációs** áramkörök közé a **nagy bonyolultságú** integrált áramkörök (a **mikroprocesszor**, kiegészítő **rendszerelemek**, **memóriák** stb.) tartoznak. A nagyfokú integrálás révén egyetlen tokban teljes rendszertechnikai egység (pl. központi egység) állítható elő. Néhány ilyen elem segítségével építhető „intelligens” berendezés (mikroszámítógép, irányítástechnikai berendezés stb.).

A logikai áramkörök és egységek működésének megértéséhez elengedhetetlenül szükséges a diszkrét elemes félvezetős (második generációs), valamint a kis és közepes bonyolultságú integrált áramkörök (harmadik generációs) ismerete.

A digitális hálózatokban az **alapáramkörök** végzik a logikai **ÉS**, **VAGY**, **NEM** (esetleg ezek kombinációjából álló) műveleteket, a **tárolást**, valamint a hálózat működését **kisegítő**, nem logikai funkciókat (időzítés, jelgenerálás, jelformálás stb.).

Ezek alapján a következő logikai alapáramköröket különböztetjük meg:

- **kapu áramkörök,**
- **tároló áramkörök (flip-flopok),**
- **jelgenerátorok,**
- **késleltető áramkörök,**
- **jelformáló, illesztő áramkörök.**

Az áramkörök elemzésénél használt gondolatmenet:

- *az áramkör működésének,*
- *logikai funkciójának,*
- *csatlakoztatási feltételeinek*

megismertetése lesz.

A legfontosabb fogalmak közül, mint a

- *villamos jelhordozók,*
- *terhelési viszony,*
- *jelterjedési idő*

meghatározását előzetesen tárgyaljuk.

Külön kell még néhány mondatot szánni a *passzív*, ill. *aktív* áramköri elem fogalmának.

- A *passzív* elemek - mint pl. az ellenállás, kondenzátor, dióda - csak villamos *teljesítményt fogyasztanak*.
- Az *aktív* áramköri elemek - elektroncső, tranzisztor - villamos *teljesítmény átalakítására* is felhasználhatók. Önmaguk villamos energiát nem állítanak elő. A teljesítmény átalakításhoz (pl. erősítéshez) szükséges energiát a *tápforrásból* nyerik.

⇒ A logikai érték villamos jelhordozói

A különböző villamos áramkörökben az *információt* villamos jel, *feszültség* vagy *áram* hordozza. Amikor folytonosan változó információt - pl. hangerő - a villamos jel különböző jellemzője (pl. nagysága) jelenti meg, akkor *analóg* jelátvitelről beszélünk. A *digitális technikában* - mint ahogyan ezt már megismerték - az elemi információnak csak *két értéke* lehet (IGAZ, HAMIS).

Amikor a logikai információt az *áram* hordozza, akkor az egyik értékhez rendeljük, hogy *folyik* áram, a másikhoz pedig azt hogy *nem folyik* áram. Ez a jelhordozó-

választás elsősorban az elektromechanikus reléekkel megvalósított ún. **relé-logikai** áramkörökben szokásos. Ez a téma terület nem anyaga a tantárgynak.

A félvezetős logikai áramkörökben (tananyagunk témája) a logikai értéket hordozó villamos jellemző leggyakrabban a **villamos feszültség**. Mindkét logikai értékhez - egymástól jól elválasztva - egy-egy **feszültségtartományt** rendelünk. A logikai értékhez rendelt feszültségértékeket logikai feszültség szinteknek vagy rövidebben **logikai szinteknek** nevezzük.

Az egyes logikai értékekhez rendelt szintek egy-egy **feszültségsávot** jelentenek. E sávon belüli bármely feszültségérték ugyanazon elemi információt (logikai értéket) jelent. Ez biztosítja azt, hogy az áramköri elemek tényleges értékének különbözősége (szórása) és a különböző környezeti feltételek (hőmérséklet, terhelés stb.) változása az információtartalmat nem módosítja. Ezért is a digitális jelfeldolgozás a külső zavarójelekre kevésbé érzékeny, vagyis nagyobb **zavarvédetségű** az analóg módszernél.

A logikai **IGAZ** értékhez rendelt szintet **1** szintnek, vagy **IGEN** szintnek nevezik. A logikai **HAMIS** értékhez rendelt szint pedig a **0** vagy **NEM** szint.

Az angol eredetű áramköri leírásokban a pozitívabb logikai feszültség szintet **magas** vagy **H** (High) szintnek, a negatívabb feszültség szintet pedig **alacsony** vagy **L** (Low) szintnek is szokás nevezni.

A választott feszültség szintek egymáshoz viszonyított elhelyezkedése, valamint a megengedett feszültségsáv (szint-tűrés) nagysága szerint többféle **logikai szintrendszer**ről beszélünk.

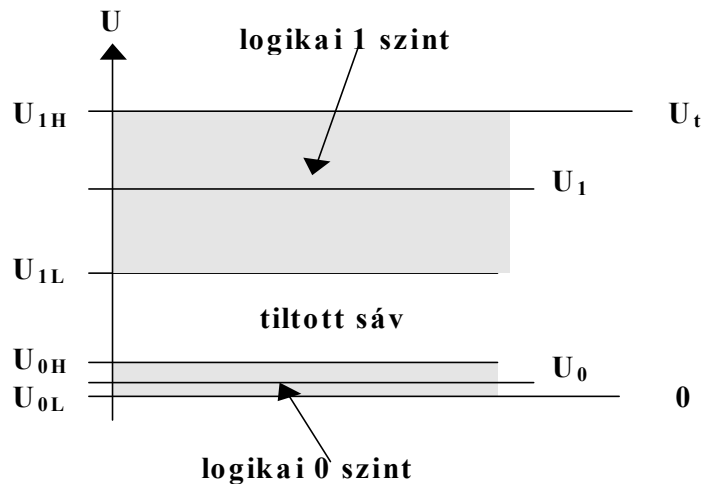
A szintek egymáshoz való viszonya szerint megkülönböztetünk:

- **pozitív** és
- **negatív** logikai szintrendszert.

Pozitív logikai szintrendszerrel akkor beszélünk, ha az **IGAZ** értékhez rendeljük a **pozitívabb** feszültségsávot. A **HAMIS** értéknek tehát a **negatívabb** feszültségsáv felel meg.

A **negatív logikai** szintrendszerben a **negatívabb** feszültségsávhoz (szinthez) tartozik az **IGAZ** érték és a **pozitívabb** szinthez rendeljük a **HAMIS** értéket.

A 101.ábra szemlélteti a **pozitív logikai szintrendszer** egy lehetséges elhelyezését a függőleges feszültségtengely mentén.



101. ábra

A technikai gyakorlatban az egyik szint mindig az áramköri rendszer **közös 0** potenciálú értékét is magában foglaló **feszültségsáv**.

A szintek tűrésének nagysága alapján megkülönböztetünk:

- **szabad** és
- **kötött** szintű

logikai áramköri rendszereket.

Szabad szintű a logikai áramköri rendszer, ha legalább az egyik feszültségszint széles határok között változhat. Általában ez a tűrés a tápfeszültség felével, egyharmadával egyező nagyságú.

Kötött szintű a logikai rendszer, ha mind az 1, mind pedig a 0 értékhez tartozó szint tűrése kicsi. Ennek értéke rendszerint a nyitott félvezető elemen (dióda, tranzisztor) eső feszültség két-háromszorosa.

A továbbiakban sorra kerülő áramköri elemzéseknél a logikai szintek és tűrések szélső értékeinek jelölésére a következőket fogjuk használni.

- U_1 - logikai **1** szint **névleges** értéke,
- U_{1H} - logikai **1** szint **nagyobb** abszolút értékű szélső értéke,
- U_{1L} - logikai **1** szint **kisebb** abszolút értékű szélső értéke,
- U_0 - logikai **0** szint **névleges** értéke,
- U_{0H} - logikai **0** szint **nagyobb** abszolút értékű szélső értéke,
- U_{0L} - logikai **0** szint **kisebb** abszolút értékű szélső értéke.

Az előző jelöléseket az 1.ábrán is feltüntettük.

⇒ Terhelési viszony

Összetett logikai hálózatokban egy áramkör - a logikai feladat függvényében - több áramkört is vezérelhet. Ezért ilyen esetekben azt is meg kell vizsgálni, hogy egy áramkör kimenetéhez hány további áramkör csatlakoztatható anélkül, hogy a megengedettnél nagyobb szinteltolódás vagy esetleg az áramköri elem tönkremenetele következne be.

Az egységesített áramkörrendszereknél a különböző funkciójú áramkörök legtöbb bemenete hasonló felépítésű, s így a bemeneti áram is azonos. Ezt szokták választani **egységterhelésnek** (terhelési egységnek). A **terhelési viszonyban** azt adják meg, hogy az egységterhelésnek hányszorosa az adott csatlakoztatásnál megengedett áram. Ez tehát egy **relatív érték**, egy nevezetlen szám.

Bemeneti terhelési szám (fan-in) az áramkör bemeneti áramának és az egységterhelésnek a hányadosa.

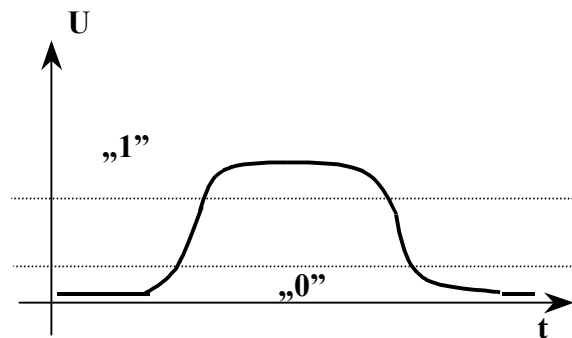
Kimeneti terhelési szám (fan-out) az áramkör megengedett kimeneti áramának és az egységterhelésnek a hányadosa. A fan-out tehát megadja azt, hogy az áramkör hány áramkört tud vezérelni.

⇒ Jelterjedési idő

Bármely tetszőleges áramkör bemenetére jutó jelváltozást a kimeneti jel változása mindig valamilyen késleltetéssel követi. A digitális áramkörökben a logikai informá-

ciót hordozó villamos jel látszólag ugrásszerűen változik a 0-hoz és az 1-hez tartozó feszültségérték között. Valójában ez a szintváltás nem következhet be **nulla idő** alatt, mert ehhez **végtelen** nagy **energia** lenne szükséges.

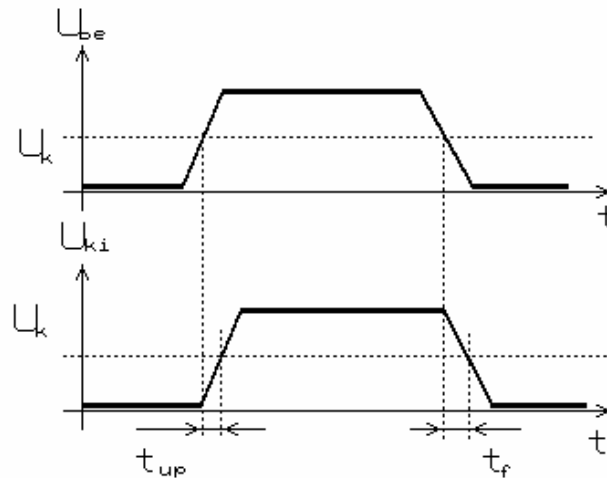
A tényleges változás az idő függvényében **exponenciális**, illetve **logaritmikus** jellegű. Ezt szemléletesen láthatjuk egy oszcilloszkópon is, ha a vízszintes eltérítés frekvenciáját kellően megnöveljük.



102. ábra

A 102. ábra szemlélteti, hogy csak az „1”, illetve a „0” szinteken belül **nem-lineárisan** változik a jel, viszont ez nem jelent logikai értékváltozást. A változás a tiltott sávon belül viszont **lineárisnak** tekinthető. A négyszögjelet tehát egy **trapéz**szal is helyettesíthetjük, és ekkor sem térünk el a tényleges viszonyoktól-

A 103. ábra szemlélteti egy négyszöghullámú bemeneti jellel vezérelt digitális áramkör be-, és kimeneti jeleinek időfüggvényeit. Az ábrán U_k – val jelölt feszültség, az ún. **komparálási** (billenési) szint, amely általában a tiltott sáv közepére esik. Az elnevezés arra utal, hogy egy áramkör kimenetén csak akkor indul meg a jelváltozás, ha a bemeneti jel már túllépi az U_k szintet.



103. ábra

Egy tényleges áramkör mindig késleltetve válaszol a bementi jelre. A késést két jel U_k komparálási (billenési) feszültségei között kell mérni. Rendszerint a két különböző irányú jelváltások ideje nem egyforma. A $0 \rightarrow 1$ irányú változós késleltetését t_u – val (time-up ”emelkedési idő”), az $1 \rightarrow 0$ váltás késleltetését pedig t_f -el (time-fall ”esési idő”) jelöljük.

Az áramkör *átlagos jelkésleltetési* idejét t_{pd} (propagation delay) a két irányú változós késleltetésének számtani átlagaként számoljuk ki:

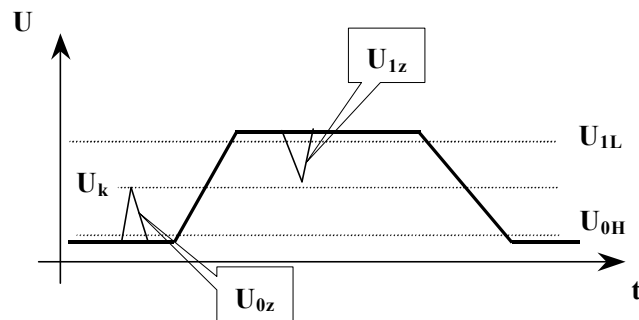
$$t_{pd} = \frac{t_u + t_f}{2}$$

⇒ Zavarvédetség

Zavar, vagy másképpen *zavaró jel*, az áramkör jelvezetékein keletkező rendellenes *feszültségimpulzus* (U_z). Leggyakoribb az áramkör környezetében fellépő jelentősebb *elektromágneses* térerő-, *áram*-változásból *induktív* csatolás révén kerül a jelvezetésekre. Zavaró feszültség – főleg *nagyfrekvenciás* – juthat *kapacitív* csatolás révén is az áramkörbe. A zavarok legnagyobb hányada a *bemeneti* vezetékeken jut be az áramkörbe. Az ipari környezetben működő hálózatokat különösen sok zavaró jel éri, amelyeket már, az áramkör tervezéskor figyelembe kell venni.

Egy áramkör **zavarvédeltségén** – immunitásán - azt a (U_{zv}) **feszültségértéket** értjük, amely az áramkör bemeneti jelére **szuperponálódva**, az áramkör **kimenetén** még **nem okoz** logikai **szintváltást**.

Az előzőekben tárgyalt jelalakok alapján megállapíthatjuk a megengedhető legnagyobb zavarójel, vagy másképp a **zavarvédeltség** értékét is. A 104.ábrán feltüntettük a logikai szintek **garantált** szélső értékeit (U_{1L} , U_{0H}), valamint az U_k **komparálási** feszültséget.



104. ábra

Az ábrázolt jelnél mind a 0, mind pedig az 1 szint a megengedett szinttűrés határán van. Ugyanakkor mindkét szintre ráülő zavar-jelek (U_{0z} , U_{1z}) is láthatók. Bármelyik **zavar** csak akkor jelenik meg az áramkör **kimeneti** jelében is, ha a **bemeneti** jel **túllépi** a **komparálási** szintet. Az ábrázolt zavarjelek éppen a határhelyzetű értékek, vagyis ekkora zavaró feszültség ellen védett az áramkör.

Az szemléltetett viszonyok alapján meghatározhatjuk az áramkör **zavarvédeltségét** mindkét logikai szintre.

$$0 \text{ szintnél} \quad U_{0zv} = U_k - U_{0H}$$

$$1 \text{ szintnél} \quad U_{1zv} = U_{1L} - U_k$$

Az áramköröknél a komparálási érték függ a hőmérséklettől, ezért a zavarvédeltség is változik a hőmérséklet fváltozás függvényében. A konkrét áramköri készleteknél ezeket a jellemzőket a katalógusok megadják.

3.2. Digitális integrált áramkörök

Az **elektronikai ipar** az elmúlt négy évtized alatt rendkívül gyors ütemben fejlődött. E fejlődés során az elektronikus berendezések és rendszerek bonyolultsága, és ezzel együtt mérete is rohamosan növekedni kezdett. A mind kisebb és mind megbízhatóbb elektronikus berendezések készítésére irányuló kutatásokat a hadiipar szükségletei indították el a második világháború idején. A háború befejezése utáni rövid visszaesést hamarosan megszüntette a tudományos és műszaki élet területén bekövetkezett fejlődés.

A **miniatürizálást** nagy mértékben indokolta a világűr kutatás rohamos fejlődése. A berendezések bonyolultsága olyan mértékben nőtt, hogy a megbízhatóságot már nem is annyira az alkatrészek megbízhatósága, mint az összeköttetéseké határozta meg. A kialakult hálózatban nyilvánvalóvá vált, hogy a problémák megoldása (miniatürizálás, megbízhatóság, stb.) új **technológiai módszereket** kíván. Az új technológiai módszerek kidolgozása hozta létre az elektronika új ágát a **mikroelektronikát** és ezen belül az **integrált áramkörök** technikáját. Az integrált jelző arra utal, hogy az egy alaplemezen, azonos technológiai lépésekkel egyidejűleg létrehozott alkatrészekből álló áramkör nem bontható alkotóelemeire roncsolás nélkül.

A legkorszerűbb integrált áramkörök jelenleg az ún. **monolit** (félvezető alapú) integrált áramköri technikával készülnek. Ennek a lényege az, hogy a tranzisztorokat, diódákat, ellenállásokat, kondenzátorokat és az ezeket összekötő vezetékeket egyetlen szilícium kristályon alakítják ki, egymást követő technológiai lépések sorozatával.

A félvezető alapú integrált áramkörök bevezetésekor úgy tűnt, hogy a monolit technika főként **digitális áramkörök** realizálására alkalmas, elsősorban a nagy alkatrész-szórás miatt. A technológia finomításával és újszerű áramkör konstrukcióval azonban olyan tulajdonságokkal rendelkező **analóg áramkörök is** készíthetők, amelyek a diszkrét elemekből felépülő áramkörökhöz képest is kedvezőbbek.

Bár az integrált áramkörök fejlődését kezdetben főleg a hadiipar és az űrkutatás serkentette, a polgári életben is élvezhetőek az eredményei. A ma technikája, a hétköznapi élet minden eszköze az integrált áramkörökre épül.

A napjainkban használt integrált áramkörök bonyolultságuk és alkatrészeik száma szerint a következő csoportokra oszthatók:

SSI (Small-Scale-Integration): **alacsony** fokú integrált áramkörök; egyszerűbb alapáramköröket tartalmaznak. Az egy tokban levő alkatrészek száma: **50...100**.

MSI (Medium-SI): **közepes** integráltságú áramkörök; bonyolultabb funkciókat elvégző egységeket tartalmaznak. Az egy tokban lévő alkatrészek száma: **500...1000**.

LSI (Large-SI): **magas** integráltságú áramkörök; tokonként egy-egy komplett rendszert alkotnak. Az alkatrészek száma: **1000...10 000**.

ELSI (Extra-LSI): az előbbinél több alkatrészt tartalmaznak és bonyolultabb rendszereket valósítanak meg.

Az aktív logikai kapuk legkorszerűbb változatai a digitális integrált áramkörök választékaiban szerepelnek. Az egyetlen kristályban - integrálási technológiával - előállított áramkörök az **IC-k** (Integrated Circuit). A diszkrét elemes digitális áramkörökkel szemben sok előnnyel rendelkeznek. Jelentős a miniatűr méret, a sokkal nagyobb működési sebesség, kis disszipációs teljesítmény, valamint a nagy sorozatban való gazdaságos előállítás, tehát az alacsony ár.

A különböző integrált áramköri családok alapelemei a **NEM-ÉS (NAND)** vagy **NEM-VAGY (NOR)** kapuk. Ezek mellett megtalálhatók a három műveletes alaplapúk (ÉS-VAGY-NEM), a tárolóelemek (**flip-flop** -ok), valamint a bonyolultabb logikai feladatokra használható **funkcionális áramkörök** (dekódolók, multiplexerek, számlálók, regiszterek stb.). A különböző felépítésű integrált áramköri családok közül a tantárgyban a **TTL** (Tranzisztor –Tranzisztor - Logika) és a **CMOS** (Complement Metal- Oxid Semiconductor) rendszerű integrált áramkörökkel foglalkozunk. Ezek terjedtek el legjobban a hazai felhasználásban.

A **TTL** rendszert a **TEXAS INSTRUMENTS** cég fejlesztette ki az **SN74...** jelű sorozatával. Ma már több országban is gyártják az eredeti sorozattal csereszabatos (kompatibilis) TTL alapáramköröket. A CMOS családokat is számos világcég (pl. RCA) gyártja ma már. Létezik olyan sorozat is a CMOS áramkörök között, amely a TTL áramkörökkel funkció és láb-kompatibilis. Ezek típus-jele: **SN74C...**, amelyben csak a C betű utal a technológiai kivitelre. A többi szám azonos a megfelelő TTL áramkörével.

⇒ TTL rendszerű kapuk

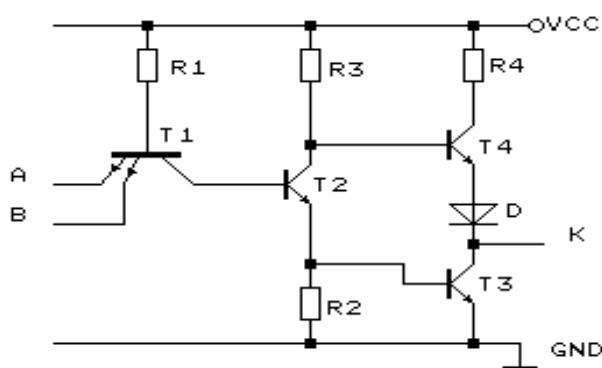
A TTL rendszerű integrált áramköri család pozitív logikai szinttel működik. A legfontosabb feszültség adatok a következők:

	Névleges	Minimum	Maximum
Tápfeszültség (U_{CC})	+5 V	+4,5 V	+7 V
Bemeneti 1 szint (U_{IH})	+3,3 V	+2 V	+5,5 V
Bemeneti 0 szint (U_{IL})	+0,2 V	-1,5 V	+0,8 V
Kimeneti 1 szint (U_{OH})	+3,3 V	+2,4 V	+5,5 V
Kimeneti 0 szint (U_{OL})	+0,2 V	-0,8 V	+0,4 V

A **normál** TTL sorozat alap kapuja a NAND (NEM-ÉS) kapu. A családban kettő, három, négy és nyolc bemenetű NAND kapukat készítenek. A kapuk mind különböző kialakítású - tokozásban kerülnek a kereskedelembe. A leggyakoribb változat az un. duál in line tokozás, amely műanyag burkolatú, két oldalt elhelyezkedő kivezetései (lábak) van. Egy ilyen tokban – legtöbbször - több azonos kapu van.

A két-bemenetű NAND kapuból négy db, a három-bemenetűből három db, a négy-bemenetűből kettő db, és a nyolc-bemenetűből pedig egy db van a tokban. Mindezek a kapuk csak a bemenetszámban térnek el. Ezért a továbbiakban csak a két-bemenetű NAND kapu működését elemezzük.

A 105.ábrán látható a két-bemenetű TTL NAND kapu kapcsolási vázlata.



105. ábra

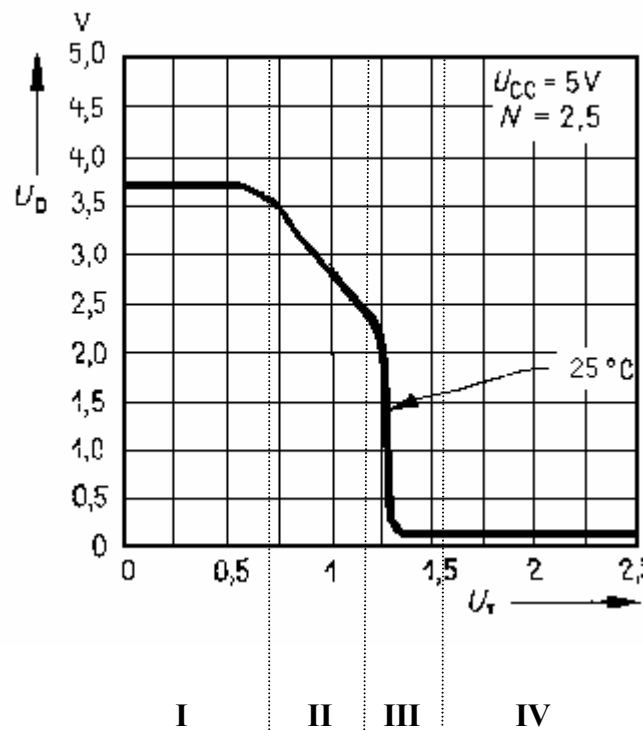
Az áramkör három fő egységre tagolható. Ezek:

- **több emitter** -es (múlti emitter) **bemenet** (T1 tranzisztor),
- **vezérlő** fokozat (T2 tranzisztor);
- **teljesítmény illesztő** kimenet (T3,T4 tranzisztorok, totem-pole).

Az áramkör különválasztható az ÉS, valamint az invertáló funkciót ellátó részre. A T1 múlti emitter -es tranzisztor az **ÉS** kapu, míg a vezérlő és az ellenütemű (totem-pole) kimeneti fokozat feladata együtt az invertálás, valamint a szint-, és teljesítmény illesztés.

Az áramkör elemzéséhez bemutatjuk a működést szemléltető ún. átviteli (transzfer karakterisztikát is. Ez a karakterisztika koordinátarendszerben ábrázolja a K kimenet feszültsége (U_{ki}) és a kimeneti szintet meghatározó U_{be} vezérlőfeszültség közötti kapcsolatot. A NAND kapunál mindig a legalacsonyabb szintű bemenő feszültség szabja meg a kimeneti szintet.

A 104.ábrán látható a **normál TTL** rendszerű NAND kapu **transzfer** - átviteli – **karakterisztikája**.



106. ábra

A vízszintes tengely mentén négy jellemző tartományt különböztethetünk meg. Ezeket római számokkal jelöltük.

Az **I.** szakaszban az áramkör legalább egyik, vagy mindkét bemenetén az U_{be} feszültség a $0 < U_{be} < 0,7V$ feszültségtartományba esik. Ekkor a **T1** tranzisztor *normál telített* üzemmódban van, mivel bázisa az **R1** ellenálláson keresztül az U_{cc} tápfeszültségre kapcsolódik. A tranzisztor kollektor-feszültsége a maradék feszültséggel ($0,1 \dots 0,2 V$) pozitívabb az emitter feszültségénél. Ez az alacsony szint még *zárva* tartja a **T2** tranzisztort. A **T3** tranzisztor is zárt, mivel nem kap nyitóirányú bázisáramot. A **T4** tranzisztor az **R3** ellenálláson folyó bázisáram hatására *vezet*. A *kimeneti* feszültség (U_{ki}) az **R4** ellenálláson, a nyitott **T4** tranzisztoron és a **D** szinttoló diódán keresztül *magas* pozitív feszültségű lesz, amely a logikai **1 szint**. Jellemző értéke terheletlenül **+3,6 V**.

II. szakasz amikor az alacsonyabb szintű bemeneti feszültség, a $0,7 < U_{be} < 1,2 V$ tartományba kerül, akkor már a **T2** tranzisztor nyitni kezd és lineáris üzemmódba kerül. A tranzisztor kollektor- feszültsége csökken, ezt a **T4** tranzisztor emitter -, és így az áramkör kimeneti feszültsége is követi. A **T3** tranzisztor még *zárt*, mivel a bemeneti

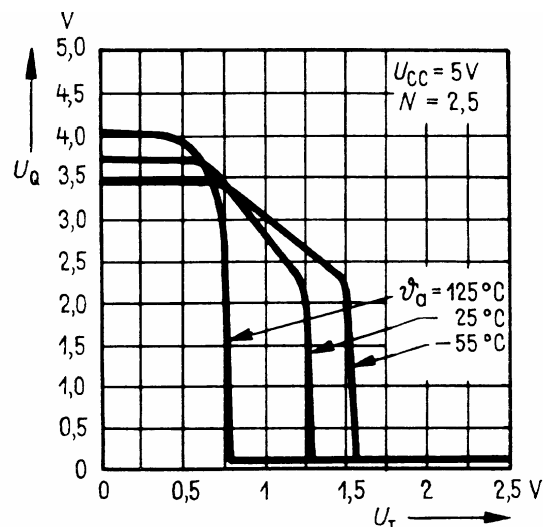
feszültség nem elégséges két **pn** átmenet (T2 és T3 bázis - emitter dióda) nyitó irányú előfeszítéséhez.

A **III. szakasz** az un. *billenési tartomány*. Amikor az alacsonyabb szintű bemenő feszültség eléri a $\sim 1,4$ V -os értéket, a **T3** tranzisztor is *kinyit*. Ekkor az áramkör minden tranzisztora vezet és ellenütemű erősítő -ként üzemel. Miután a feszültség-erősítése nagy ($A_u > 10$) ezért kis bemenő-feszültség változás mellett nagy a kimenőfeszültség változása. A karakterisztika itt meredek.

A **IV. szakasz** amikor $U_{be} > 1,5$ V. Ebben a szakaszban a **T2** és **T3** tranzisztor is telítésbe kerül. A kimenő-feszültség logikai 0 szintű lesz, és értéke a telített **T3** tranzisztor maradékfeszültsége (0,1... 0,2 V) lesz. Amikor a T2 *telítetté* válik, akkor kollektorán kb. 0,8 ... 0,9 V lesz a feszültség. Ez egyúttal a T4 tranzisztor bázisfeszültsége is. Ez az érték az U_{ki} -nél csak $\sim 0,7$ V-al pozitívabb, ami nem elég a T4 tranzisztor és a D dióda nyitva tartásához, tehát a **T4 lezár**. Az előzőekből lesz érthető a D szinttoló dióda szerepe. Megnövelte a T4 nyitásához szükséges bázisfeszültséget. Ez teszi biztonságossá annak lezárását is.

Ebben a működési szakaszban a T1 multi-emitteres tranzisztor kollektor-feszültségét a két nyitott pn átmenet (T2,T3) 1,4 V értéknél megfogja. A tranzisztor bázisfeszültsége sem emelkedik 2,1 V fölé. Ezért a bemeneti feszültségek további növelésekor a bázis-emitter diódák lezárnak és a tranzisztor *inverz telített* üzemmódba kerül. Az inverz üzemmódban az emitter és kollektor szerepe felcserélődik. Ilyenkor a bemeneteken nagyon kis áram fog folyni.

Az áramkörök jellemzői a hőmérséklet függvényében változnak, amely az átviteli karakterisztika alapján követhető. A 105.ábrán látható karakterisztikák különböző hőmérsékletre tartoznak.



107. ábra

⇒ Bemeneti áramok

Az áramkörök bemenő árama (I_{be}) különböző szintű vezérlésnél eltérő. A 0 szintnél a tipikus áramérték $I_{be0} = 1 \text{ mA}$, de a legkedvezőtlenebb esetben is legfeljebb **1,6 mA**. Az 1 szintű vezérlésnél - az inverz üzemmódban működő tranzisztor emitter-árama - $I_{be1} = 5 \mu\text{A}$ (határérték $40 \mu\text{A}$).

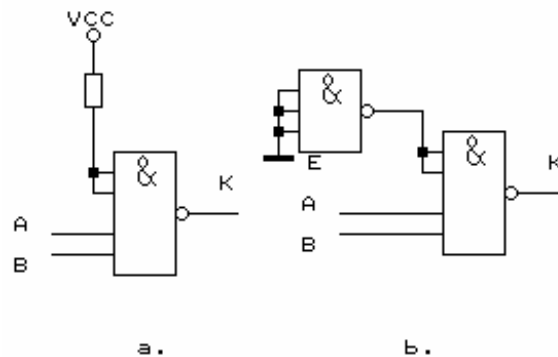
Ezeket az áramértékeket tekintjük az áram-körkészlet terhelési egységének, amelyek alapján számolhatók a terhelési számok.

A kapuk terhelhetőségét a terhelési egységre vonatkoztatott terhelési szám, a fan-out adja meg. A tipikus fan-out érték 10. Ez abszolút terhelésben - 0 szintű kimenetnél - 16 mA, 1 szintű kimenetnél $400 \mu\text{A}$ határterhelést ad. Az áramkör család újabb típusainál szintnél $800 \mu\text{A}$ a határérték, amely 20 egységterhelésnek felel meg.

A NAND kapuk vezérlésekor a kimeneti feszültség 0 \rightarrow 1, ill. 1 \rightarrow 0 irányú szintváltozása különböző idejű késleltetéssel következik be. A lefutási késés $t_f = 7\text{-}8 \text{ ns}$, a felfutási késés pedig $t_u = 11\text{-}13 \text{ ns}$. Az átlagos jelterjedési idő $t_{pd} = 10 \text{ ns}$. Az átkapcsolási idők függenek a terhelés nagyságától, jellegétől, a tápfeszültségtől, valamint a hőmérséklettől. A tápfeszültség és a hőmérséklet -függés általában elhanyagolható. A terhelésváltozás késleltető hatását - az áramkörök felhasználásakor - már figyelembe kell venni. A terhelés hatását a katalógusokban adják meg.

A késleltetéseket még növeli az is, ha a bemenetek közül egyet vagy többet nem kötünk sehova. (Ez a működést logikailag nem változtatja meg.) A bemeneti T1 jelű múltí emitteres tranzisztor árammentes bemeneteinek kapacitása $0,5 \dots 1,5 \text{ pF}$ értékű, ami üresen hagyott bemenetenként 1 ns - al növeli a késleltetési időt.

A járulékos késleltetés megszűnik, ha a fel nem használt bemeneteket egy vezérelt bemenettel kötjük össze. Ez a megoldás 1 szintű vezérlésnél növeli a bemenő áramot s így csak a meghajtó áramkör terhelhetőségi határáig használható. Ezért előnyösek az 1 szintnél $N = 20$ terhelhetőségű kapuk. Ha a terhelési viszonyok nem engedik meg a bemenetek összekötését, akkor a 106. ábra szerint kell a fel nem használt bemeneteket $R = 1 \dots 5 \text{ k}\Omega$ közötti értékű ellenállással a táp-feszültségre (a.ábra) vagy egy szabad NAND kapu (inverter) 1 szintű kimenetéhez csatlakoztatni (b.ábra).

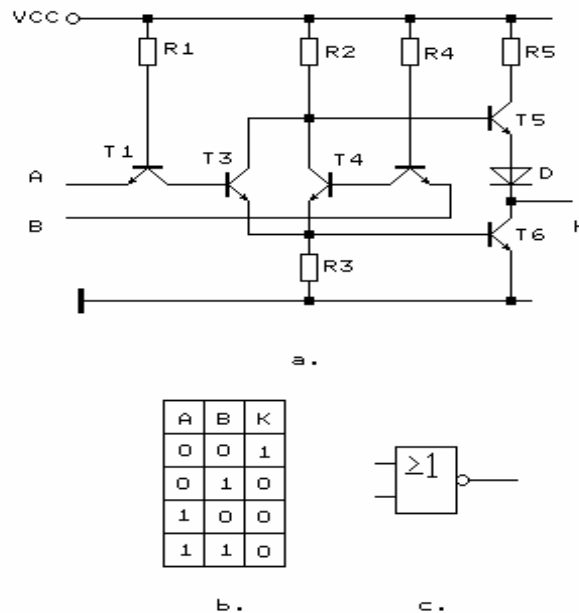


108. ábra

Késleltetés-növekedés e megoldásoknál is van, de értéke bemenetenként csak $0,5 \text{ ns}$.

A logikai kapuk tápáram felvétele (I_{cc}) is változik a különböző vezérlési állapotokban. Kimeneti **0** szintnél a kapu áramfelvétele $\sim 3 \text{ mA}$, az **1** szintnél pedig $\sim 1 \text{ mA}$. (Ezek az értékek terheletlenül érvényesek.) A $0 \rightarrow 1$ átkapcsolások során az áramfelvétel átmenetileg megnövekszik, mert ilyenkor az ellenütemű kimenet mindkét tranzisztora (T3 és T4) rövid ideig együtt vezet.

Az SN sorozatban - az eddigiekben tárgyalt NAND kapuk mellett - NEM-VAGY (NOR) kapu csak két-bemenetű változatban van. A kapu kapcsolási vázlatát mutatja az 10.ábra.

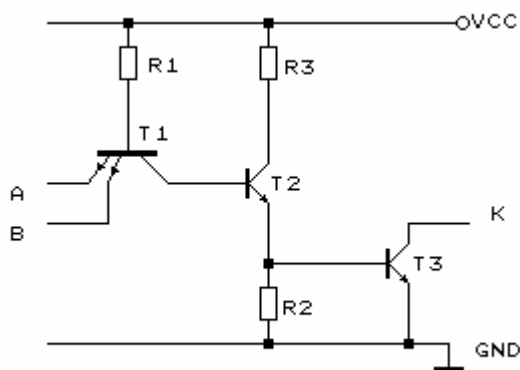


10.ábra

Az áramkör működése a következő. A kimenet logikai 1 szintű, ha a kimenő (totem-pole) fokozatot meghajtó **T3**, és **T4** tranzisztorok zártak. Ekkor a **T5** tranzisztor az **R2** ellenálláson keresztül telítésbe kerül, s ugyanakkor a **T6** tranzisztor lezár. A **T3** és **T4** tranzisztorok akkor zárnak, ha mind az **A**, mind pedig a **B** bemeneten logikai **0** szint van. Ha a bemenetek valamelyike vagy mindkettő **1** szintű vezérlést kap, akkor a bemeneti tranzisztor(ok) (**T1** vagy **T2**, vagy mindkettő) inverz üzemmódban működik és a meghajtó tranzisztorok (**T3**, **T4**) közül az egyik vagy mindkettő nyit. A három kombináció mindegyikében a kimenet **T6** tranzisztora nyit s így kollektorán - a **K** kimeneten - logikai 0 szint lesz. A fenti működést írja le a b.ábra szerinti igazságtáblázat, amely a NOR függvénykapcsolatot adja. A kapu szimbolikus jele a c.ábra szerinti.

Az SN áramkör családban csak inverterek -et tartalmazó tokok is készülnek (6 db inverter 1 tokban). Ezek tulajdonképpen egy-bemenetű NAND kapunak tekinthetők. Az inverterek működése a már leírték alapján elemezhető.

Az áramkörcsalád speciális kapui a **nyitott kollektoros** (open-collector) változatok. Az ezekben levő kimenő fokozat egyetlen tranzisztor, amelynek szabadon hagyott kollektora van kivezetve. Ilyen kimenettel két-bemenetű NAND kapuk és inverterek készülnek. A két-bemenetű NAND áramköri kapcsolását az 13.ábra mutatja. A T3 tranzisztor munka-ellenállását kívülről kell bekötni.



13.ábra

A nyitott kollektoros NAND kapukkal több szintű logikai függvény is megvalósítható. Az ún. **huzalozott ÉS** kapcsolatot kapjuk, ha két vagy több nyitott kollektoros NAND kapukimeneteit közös R_T munkaellenállásra kapcsoljuk. Négy bemeneti változóra az áramköri kapcsolást az 14.a.ábra mutatja. A kimeneten csak akkor lehet logikai 1 szint, ha mindkét NAND kapu kimenete 1 szintű, vagyis a kimeneti tranzisztorok zártak. Ez az egyes kapuk által megvalósított függvények ÉS kapcsolatát jelenti. A kapcsolat szimbolikus jelölését a b. ábrán láthatjuk.

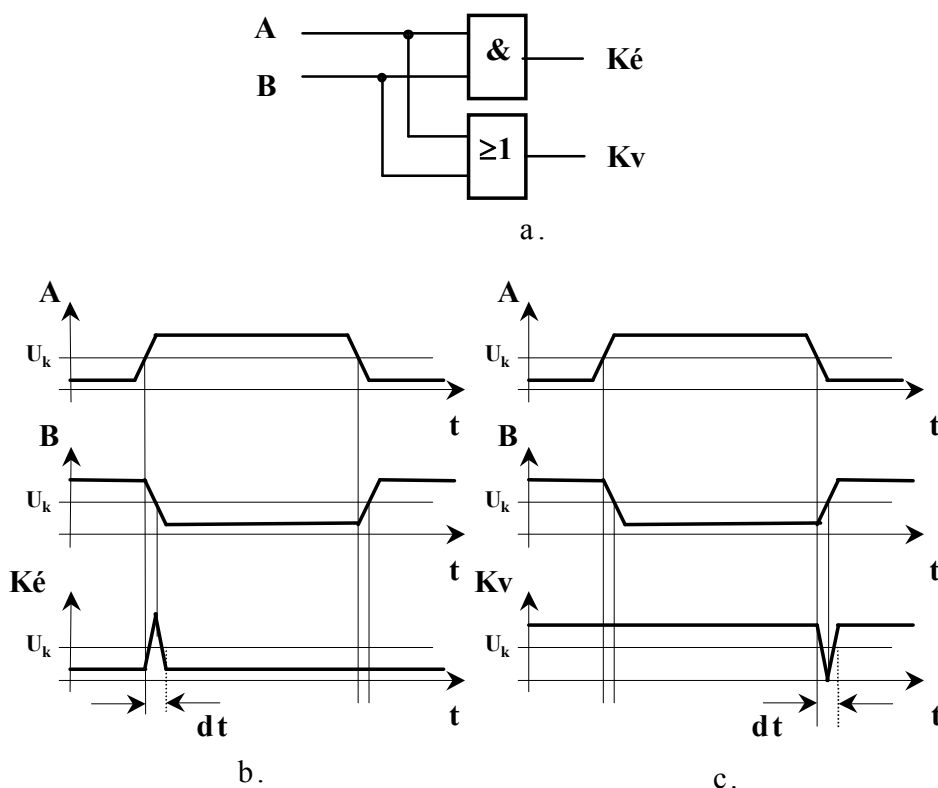
⇒ A késleltetésekből adódó átmeneti jelenségek (hazárdok)

▪ *Hazárd, keletkezésének okai, és fajtái*

Hazárd olyan "**rövid idejű impulzus**" (átmeneti jelváltozás), amely csak a bemeneti **jel(ek) változásakor** jelenik meg, és eltér hálózat logikai függvénye által **meghatározott**

értéktől. Az impulzus **szélessége** (időtartama) rövidebb, mint a hálózat **saját késleltetése**, és **nagysága** túllépi a kapu **komparálási** szintjét. Az ilyen jel további hibás működést okozhat, tehát **zaj**. Miután egy kombinációs hálózat kimenete(i) egy **logikai kapu** kimenete, ezért először vizsgáljuk meg, hogy mi a feltétele a **hazárd** keletkezésének a logikai kapuknál.

Egy logikai kapu **kimenetén** akkor **keletkezhetsz hazárd**, ha két bemenetén **ellenkező irányú** késleltetett jelváltás van, de ez a késés **kisebb**, mint a **hálózat teljes késleltetése**. A 109.a. ábrán látható áramkörben az **ÉS**, illetve **VAGY** kapuk bemeneteire azonos jelek érkeznek. A **B** jel **dt** értékkel késik az **A** jelhez képest. A két jel közötti **dt** késleltetést legtöbbször az **áramkörön belüli** hosszabb jelút - nagyobb **késleltetés** - eredményezi. A 109.b, és c ábrákon követhetjük végig a két kapu kimenetén megjelenő jelalakot. Megállapíthatjuk, hogy **ÉS** kapu kimenetén a **késleltetett jel 1-0** átmenetekor jelenik meg **hazárd**, mégpedig az **állandósult 0 szintben**. A **VAGY** kapu kimenetén az **állandósult 1 szintből** a 0 irányába mutató **hazárd** a **késleltetett jel 0-1** átmenetekor jelenhet meg.



109. ábra

A kombinációs hálózat a bemeneti jelek kombinációváltásának jellegétől függően **három** változatát különböztetjük meg a keletkező hazardoknak Ezek

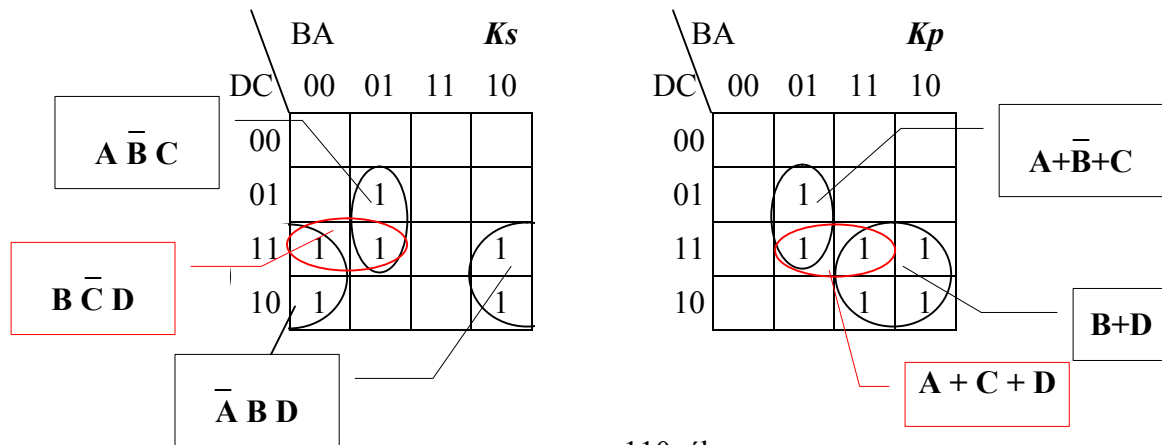
- **a statikus-,**
 - **a funkcionális-, és**
 - **a dinamikus hazard.**
- **Statikus**-nak nevezzük a hazardot ha a bemeneti **kombináció-váltásnál** csak **egy jel** változik, de ehhez - a függvény szerint - nem tartozik kimeneti jelszint váltás.
 - **Funkcionális**-nak nevezzük az olyan hazardot, mely **két**, vagy **több** bemeneti jel változik a hálózat késleltetésen belüli időtartam alatt.
 - **Dinamikus** hazardnál a kimenet jel váltása **duplázódik**, és azt **egyetlen** bemeneti jel változása eredményezi. Ilyen jellegű jelváltás többszintű hálózatoknál keletkezhethet, ha a hálózat egyik részében **statikus** hazard **van**.
 - Hazard **keletkezésének** meghatározása

A kombinációs hálózat kanonikus logikai **függvényeiből** állapítható meg legkönnyebben, hogy **statikus** hazard keletkezhethet-e. Ha függvényben van két olyan **logikai szorzat**, vagy **logikai összeg**, amelyekben ugyanaz a változó egyikben **ponált**, a másikban pedig **negált** alakú, akkor jöhet létre hazard. Pl.

$$\dots A \bar{B} C + \bar{A} D \dots \text{ill.} \dots (A + \bar{B} + C) (B + D) \dots$$

Az első példában az **A** jel **váltása** okozhat hazardot, amikor a **C=D=1**, és **B=0**. A másodikban a **B** változó **jelváltásánál** keletkezhethet hazard, ha **A=C=D=0**.

A függvény **Karnaugh** diagramjából is meghatározható, hogy a megvalósított hálózatban keletkezhethet-e **statikus hazard**. A 110.ábrán megrajzoltuk – az algebrai alakban – előzően hozott példák Ks, illetve Kp diagramjait. Ezen mutatjuk be, hogyan határozható meg a statikus hazard keletkezése.



110. ábra

▪ *Hazárdmentesítés*

A *statikus* hazárd kiküszöbölhető bővítő kapu beiktatásával. Olyan kombinációval kell bővíteni a hálózatot, amely a hazárdot okozó változót nem tartalmazza, de az adott *kombinációkban* a kimenet logikai értékét nem változtatja meg. Az előző példánál:

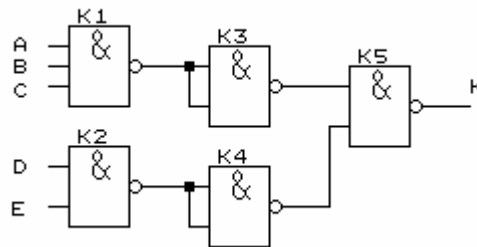
$$\dots A\bar{B}C + \bar{A}D + \underline{\bar{B}CD} \dots \text{ ill. } \dots (A+\bar{B}+C)(B+D)\underline{(A+C+D)} \dots$$

az aláhúzott minterm (maxterm) kiegészítésnél a függvényérték nem változik, de a hazárdot okozó változó ezeiben nem hat a kimenetre.

A 110.ábrán *pirossal* kereteztük a hazárdmentesítő hurkokat. Látható, hogy ezek olyan egységeket fognak össze, amelyeket már más hurkok is lefednek. A megoldással *nem a legegyszerűbb* megoldást kapjuk, viszont a statikus *hazárdot megszüntetjük*.

⇒ A TTL kapuk alkalmazása

A megismert NAND kapuk felhasználásánál előfordulhat olyan eset is, hogy pl. nagyobb bemenetszámot kell megvalósítanunk, mint amilyen tokok rendelkezésünkre állnak. Erre példa a 107.ábra szerinti kapcsolás.



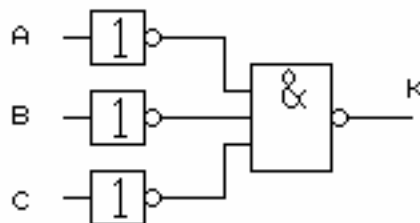
111. ábra

Itt öt bemenetű NAND kapcsolatot valósítottunk meg két és három bemenetű kapukkal. A logikai vázlat alapján fel írható a függvény-kapcsolat.

$$K = \overline{\overline{(ABC)}(DE)} = \overline{ABCDE}$$

A K1 jelű három-bemenetű kapu az első zárójeles mennyiség első tagadását, míg a második tagadást a K3 jelű kapu végzi. (A NAND kapu két bemenetét összekötve invertert kapunk). A második zárójeles mennyiséget - az előzőekhez hasonlóan - a K2 és K4 jelű kapuk képezik. E két mennyiség közötti ÉS -NEM műveletet hozza létre a K5 jelű kapu. A megoldáshoz 1 tok kellett a két-bemenetű változatból (K2,K3,K4,K5) és egy a három-bemenetű kapukat tartalmazó tokból (K1).

Csak NAND kapuk segítségével ÉS -VAGY típusú logikai hálózat is megvalósítható. Ennek megértéséhez először nézzük meg, hogyan hozhatunk létre NAND kapuval VAGY műveletet. A 108.ábra szerinti logikai vázlatnak megfelelően a NAND kapu bemeneteire az A,B,C változók tagadottjai jutnak .



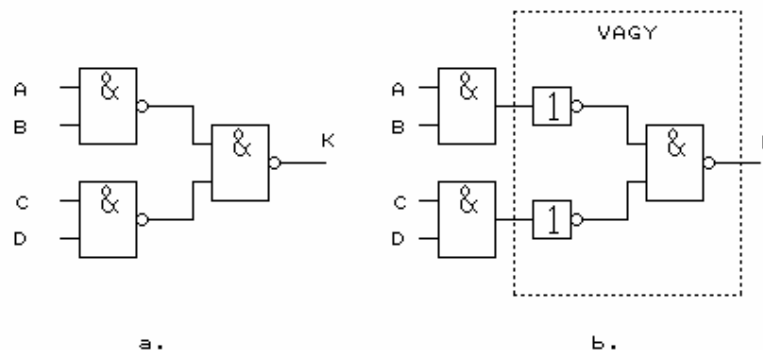
112. ábra

Felírva a logikai egyenletet a

$$K = \overline{\overline{ABC}} = A + B + C$$

összefüggést kapjuk. Összefoglalva mondhatjuk, hogy a NAND kapu a bemeneteire jutó változók tagadottjainak VAGY kapcsolatát képezi.

A 109.a.ábra szerinti logikai vázlatot felrajzolhatjuk a b. ábra szerint is, ha külön tekintjük a kapu invertereit. A szaggatott vonallal körülhatárolt részlet bemenetei között VAGY műveletet végez. Ezen két bemenet pedig **AB**, valamint **CD** értékű.



113. ábra

Ezek alapján a megvalósított függvénykapcsolatunk

$$K = AB + CD$$

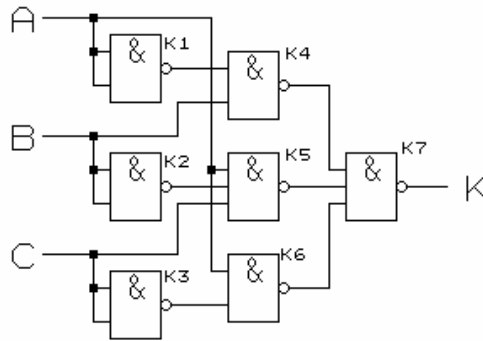
alakú függvénnyel adható meg.

A feladatot fordítva fogalmazva: egy ÉS-VAGY alakú logikai függvény csak NAND kapukkal is megépíthető.

Példaként rajzoljuk meg a

$$Z = \overline{AB} + \overline{ABC} + \overline{AC}$$

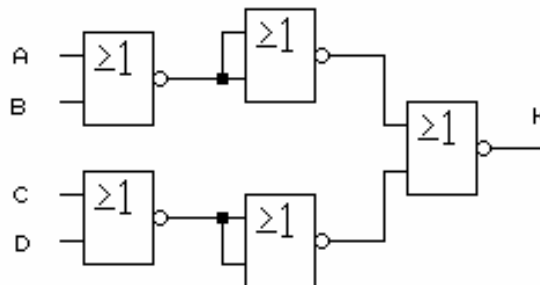
logikai függvénykapcsolatot létrehozó hálózat logikai vázlatát! A tagadásokat is NAND kapukkal állítsuk elő. A megoldást mutatja a 9.ábra.



114. ábra

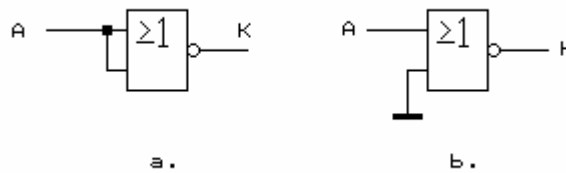
A logikai hálózat két tokkal építhető meg, úi. négy két-bemenetű kaput (K1,K2, K4,K6) és 3 három-bemenetűt (K3,K5,K7) használtunk. Ezek pedig az SN 7400 (négy két-bemenetű NAND kapu) és az SN7410 (három darab három-bemenetű NAND kapu) típusú IC tokok.

Több logikai változó NEM-VAGY kapcsolatát - több két-bemenetű kapuból - az 114.ábra szerinti kapcsolásban lehet megvalósítani.



115. ábra

Az **inverter** áramkör - amely a logikai tagadás műveletét valósítja meg - tulajdonképpen egy-bemenetű kapu. Több bemenetű kapukból a bemenetek összekötésével, vagy egy bemenet használatával alakítható ki. Erre már a NAND kapu elemzésénél kitértünk. NOR kapuból az 114.ábra szerinti kapcsol sokkal alakítható ki inverter. A nem használt bemenetet - a logikai feltételekből adódóan - **0** szintre kell kötni.



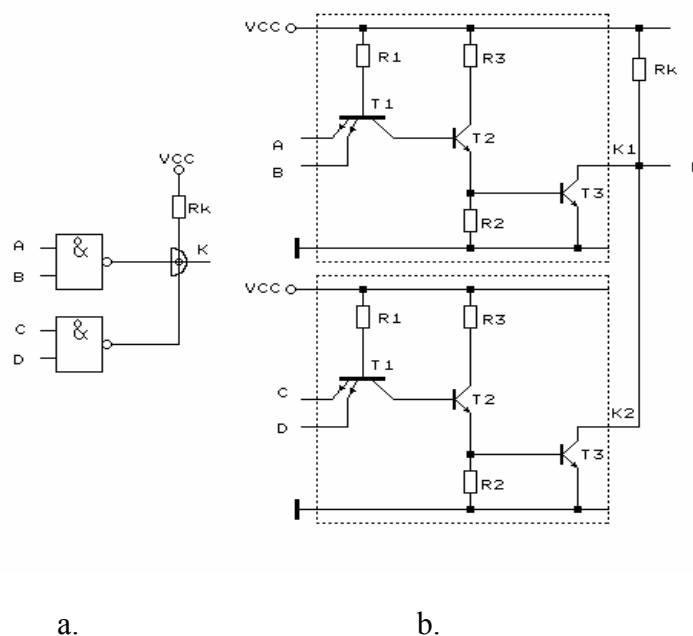
116. ábra

⇒ Nyitott (open) kollektoros kapuk használata

Több nyitott kollektoros kapu összekapcsolásával ún. huzalozott logikai műveletet valósíthatunk meg. A 115.a. ábra szerinti logikai vázlat szerint két nyitott kollektoros *NAND* kapu kimeneteit közös R_k munkaellenállás csatlakoztatja az U_{cc} tápfeszültségre. A b. ábrán az áramköri kapcsolási rajzt láthatjuk, amely segítségével határozhatjuk meg a $K = f(A, B, C, D)$ logikai függvényt.

A K kimeneten csak akkor mérhetünk magas szintet, ha mindkét kapu kimeneti tranzisztora zárt, vagyis $K = K1 * K2$ logikai állítás igaz. Az egyes kapuk kimeneti tranzisztorai akkor zártak, ha a bemeneti jelek szintjei közül legalább az egy 0 értékű. A logikai függvények tehát:

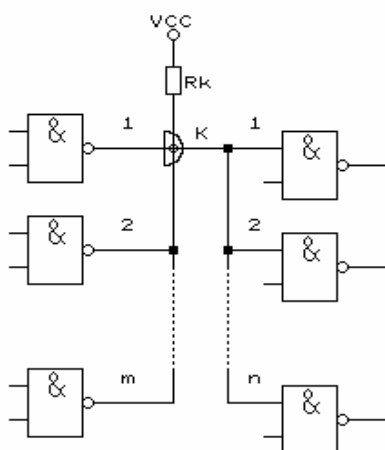
$$K1 = \overline{A * B} \quad K2 = \overline{C * D} \quad K = K1 * K2 = \overline{A * B * C * D}$$



117. ábra

A huzalozott kapcsolásokban alkalmazott külső munkaellenállás értékének megválasztásánál különböző feltételeknek kell teljesülnie.

Tételezzük fel, hogy m db nyitott kollektoros kapu kimenete van összekötve közös R_K munkaellenálláshoz. A K kimenet pedig n db további kapubemenetet vezérel az 116.ábra szerint



118. ábra

Az R_K meghatározása a következők szerint végezhető:

1. A kimenet 0 szintű értékénél a **legkritikusabb** eset az, amikor **egyetlen** kimeneti tranzisztor vezet. Az áram nem haladhatja meg a tranzisztor **határáramát** I_{cmax} -ot. Ezen a tranzisztoron folyik keresztül munkaellenállás árama, valamint a kimenet által vezérelt n db **kapu** bemeneti árama (I_{be0}). Ezek alapján teljesülnie kell a következő egyenlőtlenségnek.

$$\frac{U_{CC} - U_{01}}{R_{KMIN}} + n(-I_{be0}) \leq I_{cmax}$$

Az I_{be0} értékénél a legkedvezőtlenebb érték - az 1,6 mA - veendő figyelembe.

2. **Lezárt** kimeneti tranzisztoroknál, vagyis **1 szintű** kimenetnél az R_T ellenálláson folyik keresztül az m számú összekötött **bemenet kollektor visszáraama** (I_{C0}) és az n számú vezérelt bemenet 1 szintjéhez tartozó árama (I_{be1}). Az összárám

hatására sem csökkenhet a logikai 1 szint a megengedett alsó érték (U_{12}) alá. Ezt leíró egyenlőtlenség:

$$U_{cc} - R_{K\max} (mI_{C0} + nI_{be0}) \geq U_{12}$$

Az I_{C0} és az I_{be0} értékeknél az alkalmazott áramkör paramétereinek legkedvezőtlenebb szélsőértékeit kell figyelembe venni. (A tápfeszültség U_{cc} értékét állandónak tekinthetjük.) Az előző egyenlőtlenségekből számolható ki az R_T ellenállás névleges értéke és megengedett tűrése.

A *nyitott kollektoros* áramkörök külön csoportját alkotják az **SN 7406**, és az **SN7407** típusú ún. *meghajtók*. A 7406 egy tokjában 6 darab *invertáló*, míg a 7407 tokjában ugyancsak 6 db, de *nem invertáló* áramkör van. Az áramkörök kimeneti tranzisztora 15 ... 30 V-os záró-feszültségű, ill. 40 mA áramterhelhetőségű. Ezek az inverterek, ill. csak kapcsoló erősítők meghajtó áramkörökként, vagy magasabb logikai szintű és TTL rendszer illesztésére használhatók.

⇒ CMOS rendszerű kapuk

A digitális integrált áramkörök technológiai és áramköri fejlesztésében a 80-as évtizedben terjedt el a tervezérelt tranzisztorok (**FET**) szélesebb körű alkalmazása. A digitális áramköröcsaládok kialakításban szigetelt vezérlőelektródájú **MOS-FET** (Metal Oxide Semiconductor - Field Effect Transistor), vagy röviden **MOS** tranzisztorokat, használnak. Ezekben az áramkörökben nagy eleműrség érhető el, mert egy MOS tranzisztor helyigénye lényegesen kisebb, mint a bipoláris tranzisztoré.

A MOS integrált áramkör bemeneti ellenállása közel végtelen, ezért nagy egyenáramú (dc) fan-out érhető el. Gyakorlatilag a fan-out értékét csak a működési sebesség korlátozza. A működési sebesség általában alacsonyabb, mint a bipoláris tranzisztorokból kialakított IC-ké. (Mai áramkörök már elérik a TTL sebességét). Ez alapvetően abból adódik, hogy a MOS - elemek nagy impedanciája mellett a szórt és terhelő kapacitások hatása számottevőbb.

A MOS integrált áramkörök két nagy csoportba sorolhatók:

- MOS LSI és a

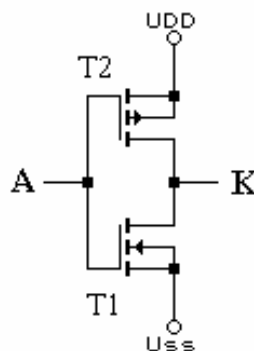
- CMOS áramkörökre.

Az azonos típusú MOS tranzisztorokkal az alacsony integráltságú (SSI) digitális áramkörök (kapuk, flip-flopok stb.), illetve a közepes integráltságú (MSI) funkcionális egységek (számlálók, regiszterek stb.) gyártása gazdaságtalan. Ezért elsősorban a nagy integráltságú (LSI) áramkörök (mikroprocesszorok, memóriák stb.) készülnek ilyen megoldásban.

A **komplementer - p és n csatornás** - MOS tranzisztorokat együttesen alkalmazva, készülnek a **CMOS** vagy más néven **COS-MOS** integrált áramkörök. A CMOS kialakításban kiváló tulajdonságú **SSI** és **MSI** digitális áramkörök kerültek forgalomba. (Kisebb mennyiségben mikroprocesszorok és memóriák is készülnek CMOS technológiával.) A fejezetben a CMOS kapuk alapvető felépítésével, jellemzőivel foglalkozunk.

⇒ CMOS kapuk

A CMOS digitális áramkörök legegyszerűbb eleme a két komplementer tranzisztorból álló **inverter** (119. ábra). A két sorba kötött **T1** (n csatornás) és **T2** (p csatornás) **növekményes** típusú tranzisztor közösített vezérlőelektrodája – **GATE** - az áramkör bemenete (A). A kimenet (K) az összekötött "kollektorokhoz" – **DRAIN** - (nyelő) csatlakozik. A tranzisztorok "emitterei" – **SOURCE** - (forrás) a tápfeszültség két pontjához csatlakoznak.



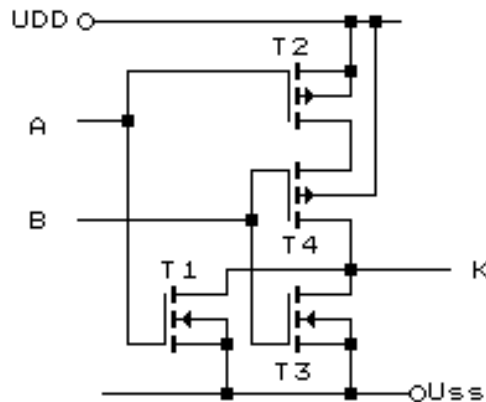
119. ábra

Az együttesen vezérelt komplementer tranzisztorok közül minden vezérlési állapotban (H vagy L szintnél) csak az egyik vezet. Az U_{SS} szintű bemenő jelnél az n csatornás (T1) tranzisztor zár, mert a tranzisztorra jutó U_{GS2} vezérlőfeszültség meghaladja a küszöbfeszültséget. A K kimenet - a vezető T2 tranzisztor kis csatorna-ellenállásán keresztül - az U_{DD} tápfeszültség pontra kapcsolódik, s ezért a feszültsége (U_K) közel azonos lesz azzal. Az U_{DD} szintű vezérlésnél a tranzisztorok állapota felcserélődik, s ezért a kimeneti feszültség szint jó közelítéssel az U_{SS} értékével fog megegyezni. A logikai szintek névleges értéknek az U_{SS} -t ill. az U_{DD} -t választva, az áramkör a logikai tagadást valósítja meg. Jelentős előny, hogy mind pozitív, mind pedig negatív logikai rendszerben alkalmazható ugyanez az áramkör inverter -ként.

Az áramkör mindössze két aktív áramköri elemből áll. Mindkét logikai szintnél azonos a kimeneti ellenállás, és ezért a zavarvédelem is egyforma. A vezető tranzisztorok csatorna-ellenállása kisebb $1\text{ k}\Omega$ -nál. Jellemző - megengedett - kimeneti áram $0,5\text{ mA}$.

A bemenet feszültség-vezérelt, s csupán az átkapcsolásoknál - az elektróda kapacitások átpolarizálásához - kell nA nagyságú áramot szolgáltatnia a meghajtó áramkörnek. Ez az előnyös tulajdonság viszont néhány hátránnyal is jár. A vezérlőelektródák kapacitásai csökkentik a kapcsolási sebességet. A késleltetés miatt a két tranzisztor átkapcsolása között átfedés jöhet létre. Ennek következtében - amikor mindkét tranzisztor vezet - átmenetileg megnő a tápáram felvétel. Ennek mértéke a tápfeszültség növelésével arányosan növekszik. (A táp-feszültség $U_{DD} - U_{SS}$ 3 és 15 V, néhány típusnál 30 V közötti tetszőleges érték lehet.). Nagyon jelentős hátrány, hogy a szabadon hagyott bemenet kapacitása statikusan olyan mértékben feltöltődhet, hogy tönkremehet az áramkör. Ez viszont csak a korábbi típusoknál volt így. Ma már az áramkörökön belüli Zener diódás védőkapcsolásokkal gyártják az áramköröket.

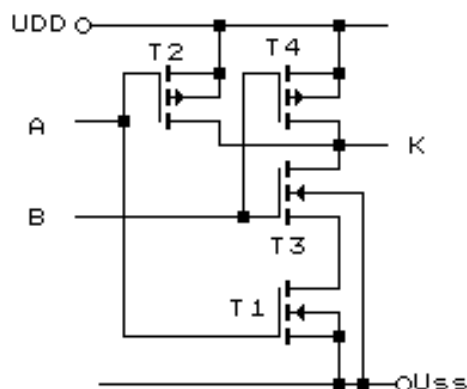
Komplementer MOS tranzisztorok vegyes kapcsolásával **VAGY-NEM (NOR)**, **ÉS-NEM (NAND)**, valamint összetett logikai műveleteket megvalósító kapukat is készítenek. A 120.ábra szerinti kapcsolású áramkör működése a következő. Amikor a bemenetek közül (A, B) legalább az egyik U_{DD} szintű vezérlést kap, akkor az ide kapcsolódó n - csatornás tranzisztorok (T1,T2) közül az egyik, vagy mindkettő vezet. A p - csatornás tranzisztorok (T3,T4) közül az egyik, vagy mindkettő zárt.



120. ábra

A K kimenet - a vezető tranzisztoron keresztül - az U_{SS} pontra kapcsolódik és feszültsége közel ezzel az értékkel lesz egyenlő. A kimeneti feszültség (U_K) csak akkor veszi fel az U_{DD} értéket, ha mindkét bemenet U_{SS} szintű vezérlést kap. Ha **pozitív logikai** szintet veszünk alapul, akkor az **1**-szint az U_{DD} és a **0**-szint pedig az U_{SS} . Az áramkör ilyenkor VAGY-NEM (NOR) kapu. Negatív logikai rendszerben - az értelemszerű fordított szintválasztás eredményeként - az áramkör ÉS-NEM (NAND) kapu.

A 121. ábra szerinti áramkör is az előzőekhez hasonlóan elemezhető



121. ábra

Az áramkör pozitív logikai rendszerben NAND, negatív logikai rendszerben pedig NOR kapu.

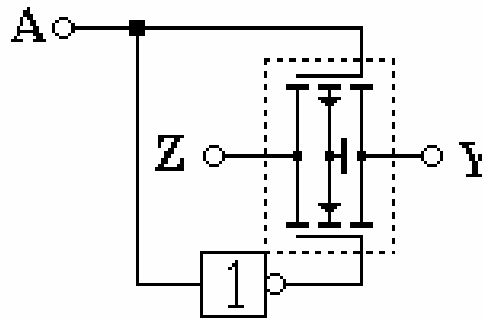
A CMOS áramkörökben kialakított növekményes MOS tranzisztorok küszöbfeszültsége $U_s = 2V$. A vezérlő-elektrodára megengedett feszültség (U_{GS}) maximuma 15-20 V. Az áramkör ezért használható széles tápfeszültség tartományban. Ez az áramkörcsaládok legtöbbször 3-15 V lehet.

Az áramkörök nyugalmi tápáram-felvétele nagyon kicsi, és a disszipáció is 10 nW nagyságrendű. A működési frekvencia növekedésével a disszipáció hatványozottan emelkedik.

A CMOS áramkörök korábbi változataiban az átlagos jelterjedési idő $t_{pd}=50$ ns. A legújabb fejlesztések eredményeként már léteznek a normál TTL sorozat késleltetési idejét megközelítő CMOS áramkörök is.

⇒ CMOS kapcsoló

Tervezérelt komplementer tranzisztor-párból, digitális jellel vezérelt kétirányú jelátvitelre alkalmas (ún. **bilaterális**), elektronikus kapcsoló alakítható ki. Áramkörileg két MOS-FET tranzisztorból áll (122. ábra), melyek közül a **T1 n** csatornás és **T2 p** csatornás. A két tranzisztor inverter - en keresztül ellenütemben kap vezérlést. Ha a **Z** pontot (közösített drain) tekintjük a bemenetnek, és az **Y** (közösített source) a kimenet, akkor a működés a következő. (Az U_{be} bemenő feszültség 0..+ U_p érték közötti lehet.) Az $A = 0$ szintű vezérlésnél mindkét tranzisztor zárt, mivel az n - csatornás T1 tranzisztor vezérlőfeszültsége a küszöbfeszültségnél negatívabb, ill. a T2 p - csatornás tranzisztornál pedig pozitívabb. Ezért a Z és Y pont között nagy impedancia mérhető. Az $A = 1$ szintű vezérlésnél - az U_z értékétől függően - legalább az egyik tranzisztor vezet, és így a Z és Y között kis impedanciájú a kapcsolat. A MOS tranzisztorok szimmetrikusak, ezért a source és drain felcserélhető. Ez az adott kapcsolásban a be-; és a kimenet (Z, Y) felcserélését is lehetővé teszi. Az integrált technológiával kialakított önálló bilaterális kapcsoló-elem az átvivő tranzisztorok mellett az invertert is tartalmazza.



122. ábra

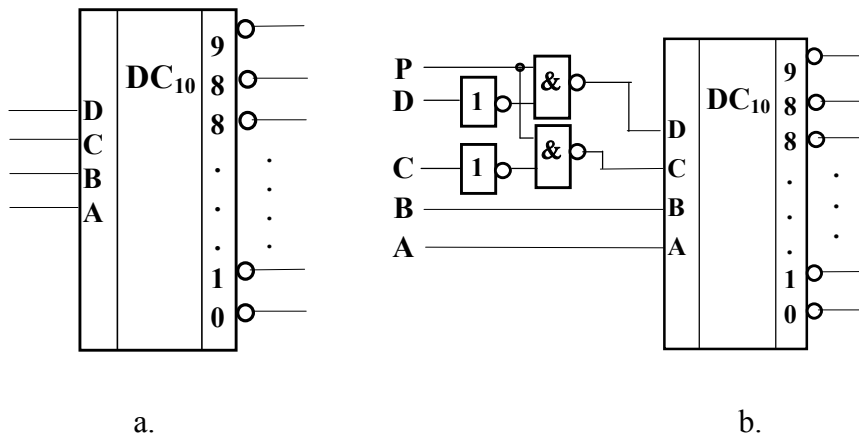
⇒ Funcionális kombinációs áramkörök és alkalmazásuk

A TTL logikai áramkör családban a *dekódolók*, *multiplexerek*, *demultiplexerek*, és *aritmetikai* áramkörök különböző változatai is megtalálhatók. A következőekben főleg olyan IC-eket, és alkalmazásukat ismertetjük, amelyeket a Digitális technika tantárgy méréseiben ismerünk meg.

▪ Dekódolók, és alkalmazásuk

A dekódolók egyik felhasználása a digitális berendezéssel végzett mérés, műveletvégzés eredményének *megjelenítésénél* van. A jelfeldolgozás *bináris* vagy **BCD** kódban történik. A *dekódoló* alakítja át az eredményt *decimális* kóddá. Az áramkörök egy részét a dekódolás funkciója mellett kijelzők meghajtására alkalmas teljesítményfokozattal is ellátják. Ezeket nevezzük *dekódoló-meghajtóknak* (drivereknek).

A 117.a.ábrán az **SN 7442** típusú **BCD dekódoló** szimbolikus jele látható. Az áramkör *aktív kimenete* a logikai **0** szint. Ez a típus teljesen dekódolt áramkör, ami azt jelenti, hogy a tiltott bemeneti kód esetén egyik kimenet sem lesz aktív. Ezért áramköri kiegészítésekkel megoldható a külső jellel (P) való *tiltás*. Ennek logikai vázlata látható a 117.b.ábrán. **P=1**-nél a dekódolás *engedélyezett*, míg **P=0** vezérlésnél a dekódoló C,D bemeneteire logikai 1 szint kerül, s ez már - a bemeneti kódtól függetlenül - *tiltott* kombinációt ad, így egyetlen kimeneten sem lesz aktív szint.

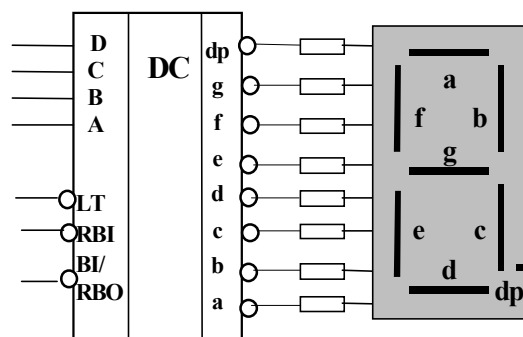


123. ábra

Az integrált áramkörök alkalmazásának "hőskorából" való az **SN74141** típus amely elsősorban a **Nixie-cső** (gáztöltésű számkijelző cső) vezérlésére közvetlenül alkalmas.

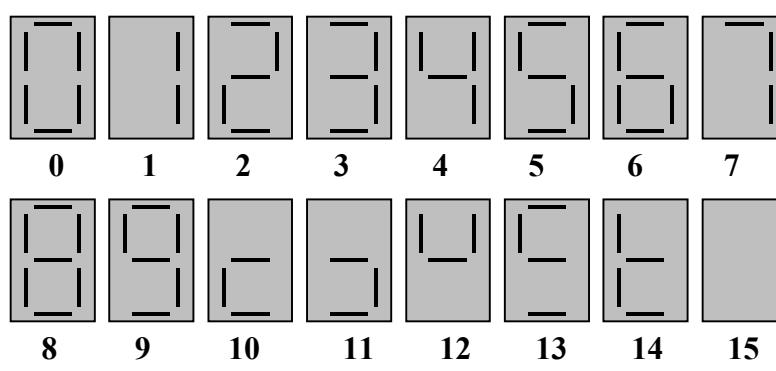
Az **SN7445** típusú **dekódoló-meghajtó** nyitott kollektoros kialakítású, amelynek végtranzisztorai $I_c=80\text{ mA}$ - el terhelhetők. (A zárófeszültség megengedett értéke 30 V.) Az áramkör kisteljesítményű **izzólámpák**, **LED-ek**, **relék** meghajtására közvetlenül alkalmazható. TTL rendszeren belül közvetlen dekódolásra is felhasználhatjuk.

Az integrált áramköri **dekódoló-meghajtók** egy külön csoportja a **7 szegmenses** kijelzők vezérlésére használható. Miután napjainkban már ezek a kijelzők - mind **LED** -es, mind pedig folyadékkristályos (**LCD**) kialakításban - a legelterjedtebbek, ezért röviden tárgyaljuk ezek meghajtói közül az **SN7446 N** típus alkalmazását (118.ábra).



124. ábra

A dekóder - meghajtó **BCD 8421** súlyozású kódból állítja elő a **7 szegmensű** kijelző vezérlésére alkalmas jeleket az **a, b, c, d, e, f, g** jelű kimenetein. Kimeneti aktív szint a **0**. Ezeken kívül különböző vezérlő bemenetei vannak az áramkörnek, amelyek szerepe a katalógusból olvasható ki. A dekóder és kijelző csatlakozását a 118.ábra mutatja. (A kijelző rajzán megjelöltük az egyes szegmensnek betűjelzéseit.) Amikor a kimenetek közül valamelyik **0** szintű, akkor világít az azonos jelű szegmens. Az ABCD változók 16 kombinációjához tartozó kijelző-kép látható a 119.ábrán.

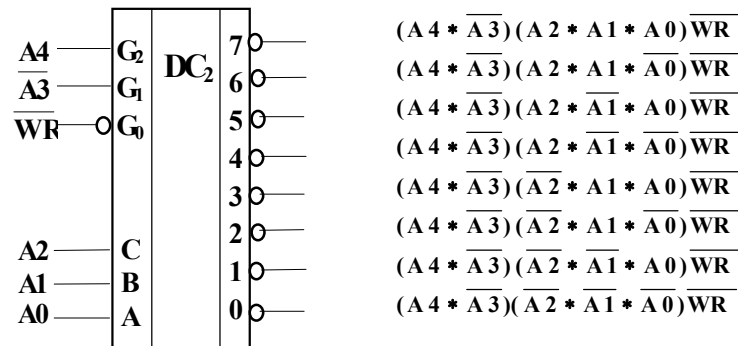


125. ábra

▪ Címdekódolás

A **mikroprocesszoros rendszerekben** dekódolókat használnak az egyes **memória**-, illetve **periféria** IC-k kiválasztásához, az ún. **címdekódolás** megvalósításával. Az **SN74138** típusú (3-ról 8-ra) dekódolót elsősorban erre a célra használják. A 120.ábra mutatja a be-, és akimenetek közötti logikai kapcsolatot. A dekóder bemeneteire kötjük **A₀ ... A₂** jelű cím biteket. A kapuzó bemenetekre további két címbitet **A₃, A₄** valamint a **$\overline{\text{WR}}$** írást vezérlő jelet csatlakoztatjuk. A kimenetek logikai függvényeit a kimeneti csatlakozásokhoz írtuk. A függvények alapján megállapíthatjuk, hogy a címbitek értékeitől függően csak egyetlen kimenetre juthat az író jel.

Megjegyzés: Az ábra csak a periféria elemek engedélyező jeleit előállító egységet szemlélteti. A periféria egységek, és az adatvonalak itt nem szerepelnek. (A mikroprocesszoros rendszerek felépítését, és működését a tantárgy második félévében tárgyaljuk.)



126. ábra

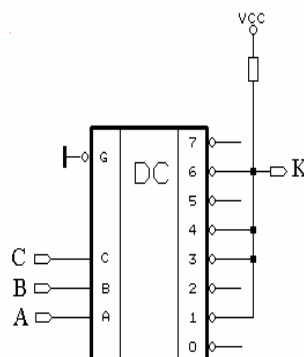
▪ **Logikai függvény megvalósítása dekódolóval**

Az **n** bemenetű teljes dekódoló az **n** változó **összes minterm-jét** állítja elő, ezért segítségével **logikai** függvényeket is megvalósíthatunk. Egy kombinációs hálózat **diszjunktív** alakú függvénye **mintermek logikai VAGY** kapcsolata. Dekóder akkor valósít meg egy logikai függvény, ha azon kimeneteket csatlakoztatjuk egy VAGY kapuhoz, amely mintermek szerepelnek a függvényben.

A **nyitott** (open) **kollektoros** kimenetű dekódereknél az egyes kimenetek **közös munkaellenállásra** köthetők. Mivel az ilyen áramköröknél a 0 szint az aktív, ezért a megvalósítandó **függvény inverzéhez** tartozó mintermek kimeneteit kell összekötni.

A 127.ábra a következő logikai függvényt valósítja meg:

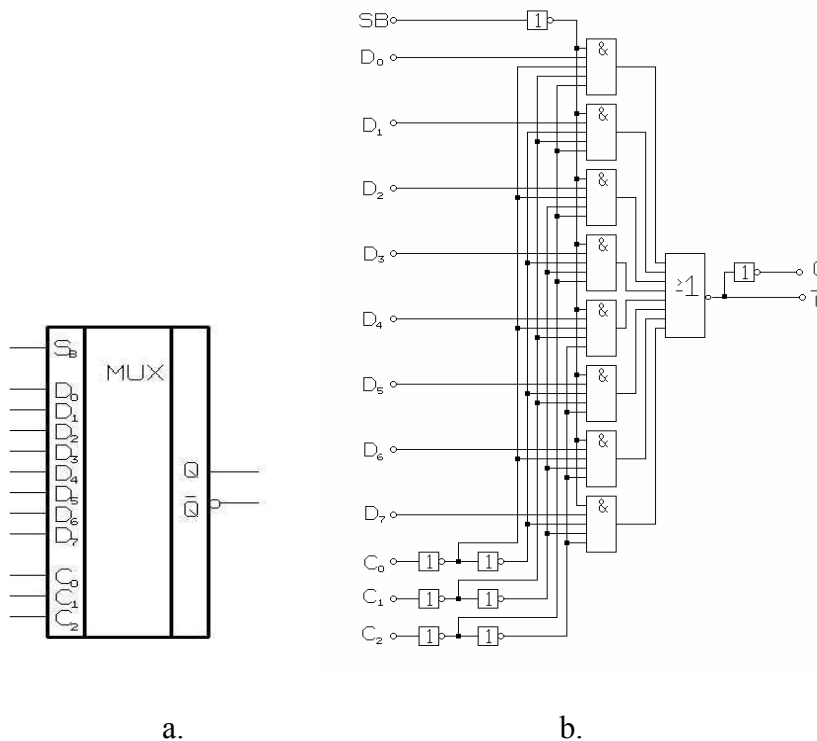
$$K = \overline{A} \overline{B} \overline{C} + \overline{A} B \overline{C} + A \overline{B} C + A B C = \overline{A} \overline{C} + A C$$



127. ábra

⇒ Multiplexer és demultiplexer

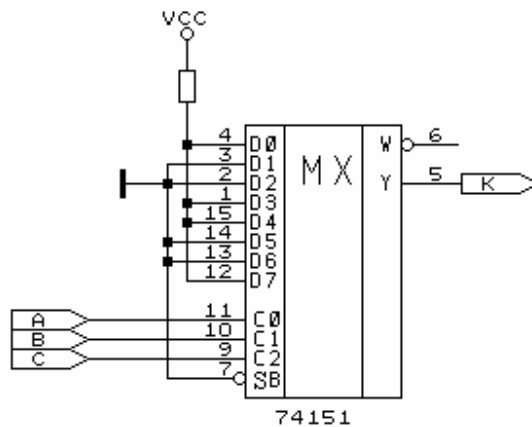
Az integrált áramköri elemkészletben több változatú multiplexer is van. A 128.a.ábra egy 8 – ról 1 – re multiplexer szimbolikus jelét, míg a b. ábrán az SN 74151 típusú multiplexer (8-ról 1-re) logikai vázlatát mutatja.



128. ábra

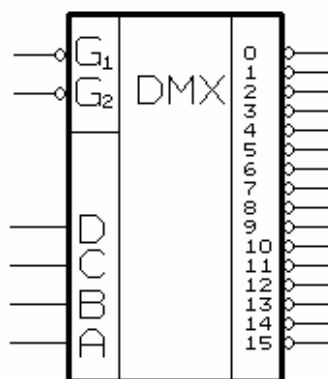
▪ Logikai függvény megvalósítása demultiplexerrel

Az előzőekben ismertetett demultiplexer kétszintű ÉS-VAGY felépítésű hálózat. Kombinációs logikai függvények diszjunkt megvalósítása ugyancsak kétszintű ÉS-VAGY felépítésű, tehát a demultiplexer is alkalmazható a feladatra. A következő példában – a 129. ábrán - láthatjuk egy logikai függvény megvalósítását.



129. ábra

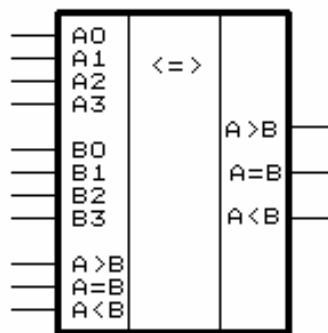
A TTL integrált áramköri elemcsaládban lévő **SN 74154** típusú **dekódoló - demultiplexer** szimbolikus jele látható a 130.ábrán. A címző bemenetek **A,B,C,D**. A **G1** és **G2** bemenetek közül az egyik adat a másik kapuzó bemenetként kezelhető (a kettő össze is köthető). A kimeneteken az aktuálisadat negáltja jelenik meg. Ha G1 és G2 is 1 szintű, minden kimenet - a címtől függetlenül - 1 szintű lesz. Az áramkör bináris-decimális dekódolóként is használható, amennyiben $G_1 = G_2 = 0$. A kimeneti aktív szint a logikai 0.



130. ábra

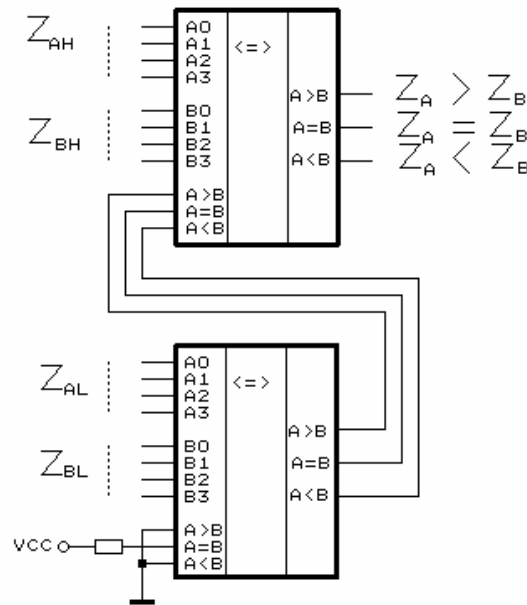
⇒ A nagyság-komparátor és alkalmazása

A TTL rendszerű integrált áramköri családban - egyetlen tokban - négybites nagyság-komparátor az SN 7485 típusú áramkör. Szimbolikus jele a 18. ábra szerinti. Bemenetei a két összehasonlítandó szám bitjei (A_0, A_1, A_2, A_3 és B_0, B_1, B_2, B_3) és a bővítő bemenetek $A_i < B_i, A_i = B_i, A_i > B_i$, amelyekre az alacsonyabb helyértékű négy bit összehasonlításának eredményét kell adni. Kimenetei a relációkat jelzik ($A < B, A = B, A > B$).



131. ábra

Hosszabb számok összehasonlításakor két vagy több komparátor köthető össze. Ilyenkor a kisebb nagyságrendeket összehasonlító áramkör kimeneteit kell összekötni a nagyobb nagyságrendeket összehasonlító áramkör bővítő bemeneteivel. Két nyolcbites számot összehasonlító nagyság-komparátor kapcsolási vázlata látható a 19. ábrán.



132. ábra

⇒ Flip-flopok

A digitális integrált áramköri családokban – így a TTL sorozatban is – elsődlegesen *élvezérelt D*, valamint *kétütemű* billentésű (ms), és *élvezérelt JK* típusú flip – flop - ok találhatók.

▪ *Élvezérelt D flip-flop*

Ezekben az áramkörökben - technológiai és áramköri méretek miatt - kapacitív csatolás nem valósítható meg. Az élvezérlés lényege, hogy az áramkörben alkalmazott logikai kapuk *késleltetési idői* kihasználhatók rövid időtartamú billentő jel létrehozására (lásd hazard). Az állandósult jelek időtartama alatt a flip-flop leválasztódik a vezérlő bemenetekről.

A leírt elvi megoldás szerint működik az *SN7474* típusú *élvezérelt D flip-flop*, amelynek logikai vázlata látható 133. ábrán. A tároló a **K5-K6** jelű *NAND* kapukból álló statikus - 0 szinttel billenthető - RS un. *kimeneti flip-flop*. A C billentő jel 0 a K2 és K3 kapuk kimenete (R, S) - a D vezérlőbemenet értékétől függetlenül - 1 szintű,

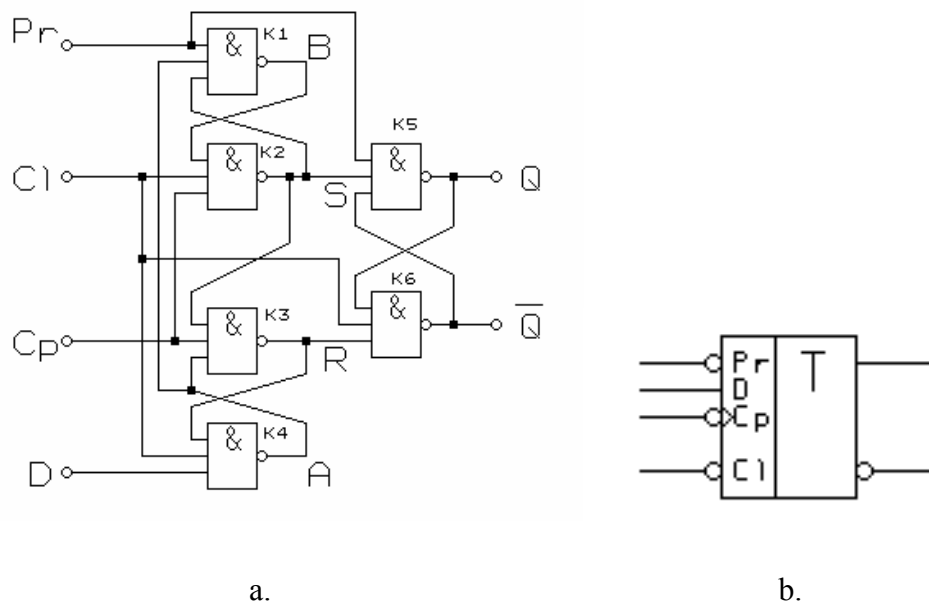
ezért a flip-flop a *korábbi értéket* tárolja. Ez az időszak az *előkészítő fázis*. Ekkor az áramkör **A** és **B** belső pontjainak logikai szintjeit a **D** bemenet logikai értéke határozza meg, az

$$\mathbf{A} = \overline{\mathbf{D}}$$

$$\mathbf{B} = \mathbf{D}$$

összefüggések szerint.

A belső pontok ezen értékeket a ***D* változása** után, a kapuk késleltetését követően veszik fel. Mégpedig az ***A*** t_{pd} , a ***B*** pedig a $2t_{pd}$ idő elteltével. A billentő jel 1 szintre csak a ***D* változását** követő $2t_{pd}$ idő múlva változhat. Ezt nevezik ***előkészítési t_{su}*** (set-up time) időnek.



133. ábra

A billentő Cp jel **pozitív jelváltozása** után a **K1** és **K2** kapuk kimeneti szintjét az **A**, ill. a **B** pont logikai szintje határozza meg. Ennek megfelelően a **kimeneti** flip-flop vezérlő bemenetei az

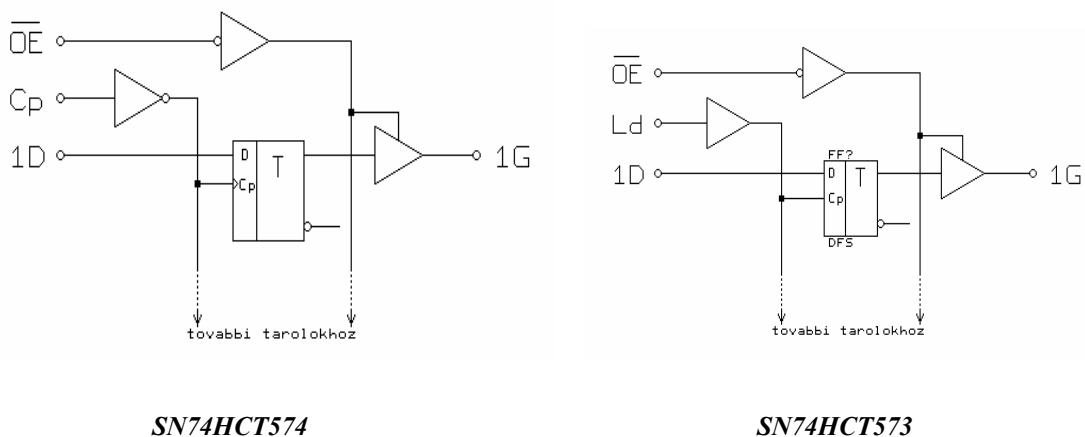
$$\mathbf{S} = \overline{\mathbf{B}} = \overline{\mathbf{D}}$$

$$\mathbf{R} = \overline{\mathbf{A}} = \mathbf{D}$$

logikai értékeket veszik fel. Az **S** és **R** bemenetek együttes 0 értékét a **K2** és **K3** kapuk közötti keresztcsatolás tiltja. A C billentő-jel 0 - 1 jelváltozását követő t_{pd} idő elteltével a D újbóli változása már nem változtatja meg az S és R logikai értékét, tehát még ennyi ideig kell a billentést követően a vezérlést a D bemeneten tartatni. Ez a katalógusokban adott tartási idő t_h (hold time). Újabb állapotváltozás, csak a C jel ismételt 0 - 1 él - változásakor következhet be. A leírtak szerint működő TTL rendszerű élvezérelt flip-flop helyes működésének feltétele, hogy a C jel felfutási ideje kisebb legyen 250 ns - nál.

▪ **Nyolc bites tároló (latch)**

Elsősorban a **mikroprocesszoros** rendszerek **adat be-**, illetve **kivitelének** szinkronozásához szükségesek a **több bites** információk tárolására szolgáló un. **latch**-ek. Ilyen tárolók **8 db közös billentésű** D flip-flopból állnak. A TTL sorozatban van **statikus billentésű**, pl. az **SN74HCT573** típus, illetve **élvezérelt**, mint az **SN74HCT574** típus. Mindkét változatban a D tárolók **kimenetei** – közösen vezérelt - **tri-state** kapukon keresztül kapcsolódnak az **IC lábakhoz**. A megoldás teszi lehetővé a latch-ek **buszrendszerhez** történő csatlakoztatását. A 134. ábrán – az említett kéttípusú latch – logikai vázlatai láthatók.



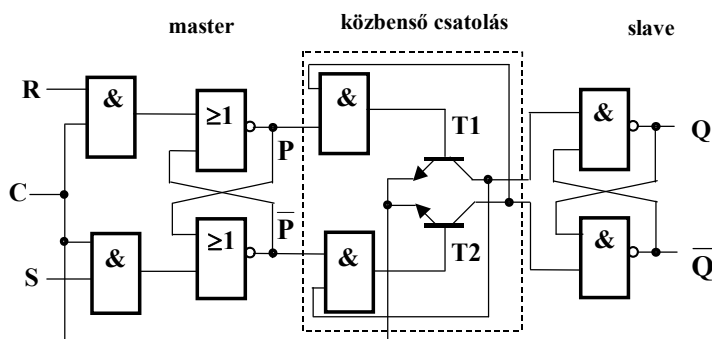
134. ábra

Mindkét áramkörnél a kimeneti tri-state kapu az OE (Output Enable) bemenetre adott 0 szint engedélyezi. A Cp bemenetek vezérlik a tárolókba írást.

▪ *JK flip-flopok*

A **Digitális hálózatok** című fejezetben elemzett **ms tároló** csak elvileg működik helyesen. Ha az **ellenütemű** vezérlést biztosító inverter **késleltetése nagyobb**, mint a flip-flop **billenési ideje**, akkor a kimenet még a slave vezérlésének tiltása előtt felveheti az új állapotot. Ez hibás működést eredményez. A tényleges áramköri megoldásoknál ezért a két flip-flop **közötti csatolás letiltása** hamarabb kell, bekövetkezzen, mint a bemeneti kapuzás **engedélyezése**. Ezt a két komparálási szintű kapuzás, vagy élvezérlés oldja meg.

A **két komparálási** szintű áramköri megoldású **master-slave RS** flip-flop logikai vázlata látható a 135. ábrán.



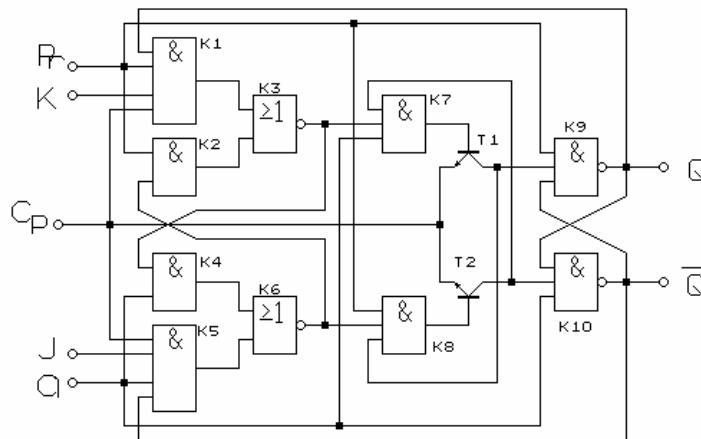
135. ábra

A **master** NOR kapukból kialakított statikus - 1 szinttel billenthető- RS flip-flop. A **slave** NAND kapukból kialakított - 0 szinttel billenthető - RS flip-flop. Két-két **ÉS kapu** és **tranzisztor** (T1-T2) **csatolja** a **slave** flip-flop -ot a **master** - hez. A C billentő **jel 0 szintjénél** a csatoló tranzisztorok (T1, T2) emitterei 0 szinten vannak, így az a tranzisztor vezet, amelynek a bázisa 1 szintű, ami a **master** flip-flop -ban tárolt **érték**. A vezető tranzisztor 0 szinttel állítja be a slave flip-flop -ot a master által meghatározott állapotba.

Például, ha a P kimeneten van 1 szint, akkor T1 tranzisztor bázisára jut 1 szint s a vezetésbe kerülő tranzisztor 0 szintet kapcsol a slave felső kapujára. Ennek hatására a Q kimeneten 1 szint lesz. A P = 0 szintje miatt a T2 tranzisztor zárt, tehát a slave -nak csak egyik bemenetére jut 0. Ugyanakkor a C jel lezárja a bemeneti ÉS kapukat, amivel függetleníti a master -t a bemenetekről.

A C billentő jel **0 -1 szintű változásakor** a vezető tranzisztor az emittereket vezérlő jel kb. **0,7 V** értékénél lezár, és ekkor megszűnik a csatolás a két tároló között. A masterbe történő írást engedélyező bemeneti kapuk csak a kb. **1,4 V** értékű komparálási szintnél engedik át az új információt.

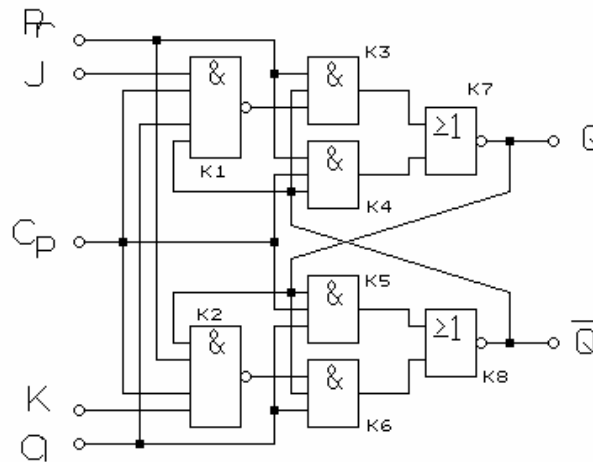
A 136. ábra az **SN 7476** típusú kettős komparálású **ms preset JK flip-flop** logikai vázlatát mutatja (a tokban 2 ilyen flip-flop van).



136. ábra

A Pr (preset), illetve a Cl (Clear) bemenetek mind a tárolókat, mind pedig a csatolásokat vezérlik, és ezért együtemű statikus billentést okoznak. A billenést eredményező aktív szint a 0. A flip-flop tehát egyszerű RS flip-flop -ként működik. Ilyenkor a J, K, Cp bemenetek jelei nem befolyásolják a tárolt állapotot. A Pr, és a Cl bemenetek 1 szintű vezérlése mellett JK ms tárolót kapunk.

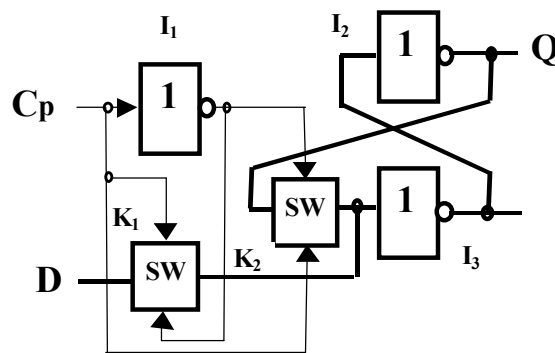
A 137. ábra az **SN74LS76** típusú tároló logikai vázlatát mutatja. A flip-flop **negatív élre billenő preset JK tároló** (a tokban két ilyen tároló van, és lábkiosztása megegyezik az SN7476 típusú tárolóéval).



137. ábra

⇒ CMOS flip-flop -ok

Az ipari vezérlésekben egyre inkább elterjedő **CMOS** integrált áramköri családokban a flip-flop -ok egy sajátos áramköri változata található. Ezt a megoldást szemlélteti a 138. ábra szerinti felépítésű D flip-flop. A **I₂** és **I₃** CMOS inverterek alkotják a flip-flop -ot, az eddigiektől annyiban térnek el, hogy az egyik csatolás az **K₂** jelű vezérelt kapcsolón (SW átvivő kapun) keresztül jön létre. Az **K₁** kapcsoló és **I₁** inverter a bemeneti vezérlő áramkörök. Az átvivő kapukat a C jel vezérli oly módon, hogy a **C = 0** értéknél az **K₂** a kis impedanciájú és az **K₁** a nagy impedanciájú. Ezáltal a flip-flop mindkét csatolása biztosított, és tárolja a beírt információt. A C billentő-jel 1 értéknél az **K₂** lesz nagy-, és az **K₁** kis impedanciájú. Ezáltal a flip-flop öntartó belső csatolása megszűnik és a D jel közvetlenül a **I₁** inverter bemenetére jut. A Q kimenet a kettős invertálás révén megegyezik D-vel. A **C = 0** értéknél a kapcsolók állapota ismét ellenkezőjére vált és a flip-flop a beírt információt tárolja az újabb billentésig.



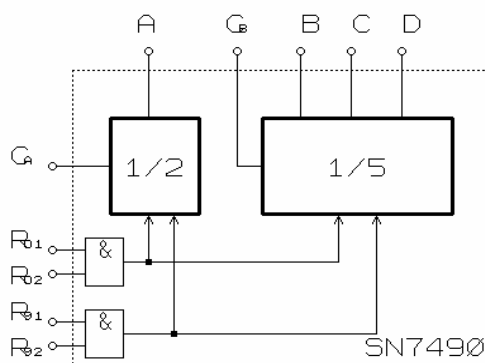
138. ábra

A CMOS technológiával kialakított JK ms flip-flop is hasonló felépítésű. Mindkét tároló-rész - az előzőekben elemzett - vezérelt elektronikus kapcsolós megoldásban épül fel.

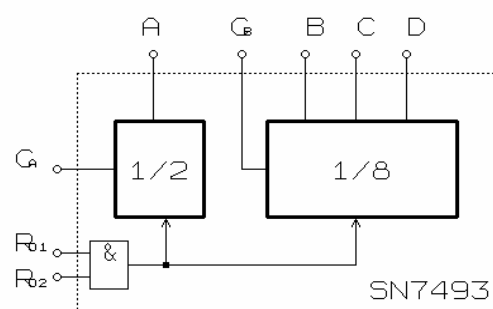
Az egyes típusok felépítését részletesen a katalógusokból lehet megismerni, ill. elemezni.

⇒ Integrált áramköri számlálók

A különböző integrált áramköri családok (TTL, CMOS, ECL stb.) mindegyikében megtalálhatók a számlálók különböző változatai. Ebben a pontban a TTL és CMOS IC-k néhány - viszonylag gyakran használt - számláló típusának legfőbb jellemzőit tárgyaljuk .



a.



b.

139. ábra

Az aszinkron működésűek közül az SN7490 és SN 7493 típusú számlálók elvi blokkvázlata látható a 139. ábrán.

A decimális számláló (139.a. ábra) egy kettes és egy ötös osztóból áll. Aszinkron üzemű párhuzamos beírást tesznek lehetővé az \bar{E} S kapukhoz csatlakozó bemenetek. Az R_{0i} jelű bemenetre adott 1 szinttel mind a négy flip-flop 0-ba állítható (törlés). Az R_{9i} jelű bemenetek vezérlésével a BCD 1 0 0 1 kódot (9 beírása) tárolja a számláló.

Az áramkör **BCD 8 4 2 1** súlyozású számláló, ha C_A - ra adjuk a számlálandó jelet és az A kimenetet C_B - vel kötjük össze. Amennyiben C_B -t vezéreljük impulzussorozattal és D -t a C_A - val kötjük össze, akkor olyan tízes osztót kapunk, amelynél az A kimeneten **szimmetrikus négyszögjelet** kapunk.

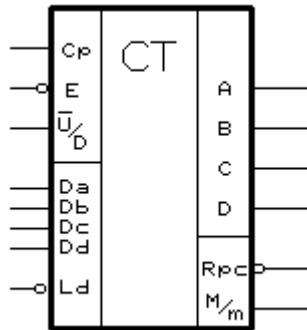
Az SN 7493 típus (139. b. ábra) 3, ill. 4 bites **bináris számlálóként** használható. A 3 bites számláló bemenete a C_B . A kettes osztóval bővíthető a kapacitás. Az R_0 bemenetekre adott 1 szint hatására mind a négy tároló **törlődik**.

Röviden ismertetünk még a szinkronszámlálók közül két változatot. Ezek szimbolikus jelölései láthatók a 140. és 141. ábrákon.

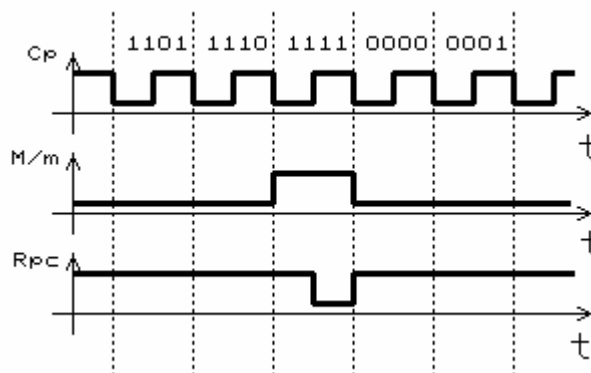
Az **SN 74190** és **SN 74191** típusú TTL, ill. kompatibilis CMOS változatoknak felel meg a 140. ábra szerinti változat. Az áramkörök csak a kódolásban térnek el. A **74190**-es **BCD**, a **74191**-es, pedig **bináris**. A két típusnak mind a bemenetei, mind pedig a kimenetei azonos funkciójúak, sőt a tokok láb - kompatibilisak is.

E típusok 4 bites, kétirányú **preset szinkronszámlálók**, **végszámjelző áramkörrel** kiegészítve.

A számlálás irányát az U/D bemeneten érvényes logikai szint határozza meg. 0 szint **előre**-, 1 szint **hátraszámlálást** vezérel. Az E (Enable) jelű **engedélyező** bemenet 1 szinttel tiltja a számlálást (0 szint engedélyezi). A D_a , D_b , D_c , D_d adat-bemeneteken keresztül aszinkron üzemű párhuzamos beírás (programozás) történhet. Ezt az L (Load) bemenetre adott 0 szint vezérli.



a.

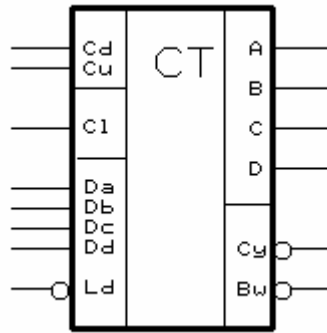


b.

140. ábra

A számláló **A**, **B**, **C**, **D** kimenetein kapjuk a szám-tartalom párhuzamos kódját. Az **M/m** (Max/min) kimeneten akkor kapunk 1 szintet, ha a számláló - a számlálási iránynak megfelelő - végszámának állapotában van. Az **Rpc** (Ripple Clock - órajel ismétlő) kimenet a végszám állapotban ismétli az órajel 0 - 1 átmenetét. Az **M/m**, **Rpc** és **Cp** jelek időfüggvényeit láthatjuk a b. ábrán.

A 141. ábra az **SN 74192**, **SN 74193** típusú TTL, és ezekkel kompatibilis CMOS rendszerű számlálók jelképi jele. Ugyancsak láb kompatíbilisak egymással a **BCD** (74192) és **bináris** (74193) áramkörök. Mindkét változat szinkron, kétirányú preset számláló. Az aszinkron párhuzamos **beírás** (programozás) az **L** bemenetre adott 0 szinttel vezérelhető. Az aszinkron üzemű **törlés** a **CI** bemenetre adott 1 szinttel történik.



141. ábra

A két számláló bemenet közül a **Cu** -ra adott jelet *előre*, a **Cd**-re adottat, pedig *hátra* számlálja. **Párhuzamos** kimenetein vehető le a **számtartalom kódja**. A **Cy** (Carry) kimenet az előreszámlálás végszámánál, míg a **Bw** (Borrow) kimenet a hátraszámlálás **végszámánál** ismétli az órajel **0 - 1 átmenetét**.

⇒ A számlálók alkalmazása

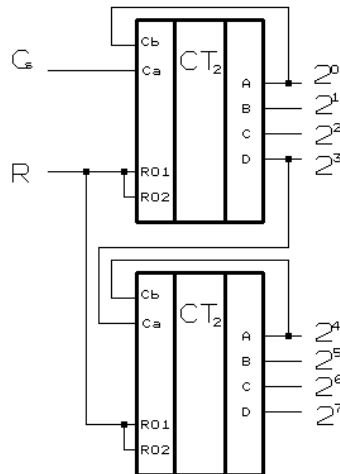
A számlálók nagyon sokrétű alkalmazása közül röviden foglalkozunk

- a **kapacitásbővítés**,
- a **változtatható modulusú és**
- **reverzibilis számlálók**

vezérlésének néhány áramköri megvalósításával.

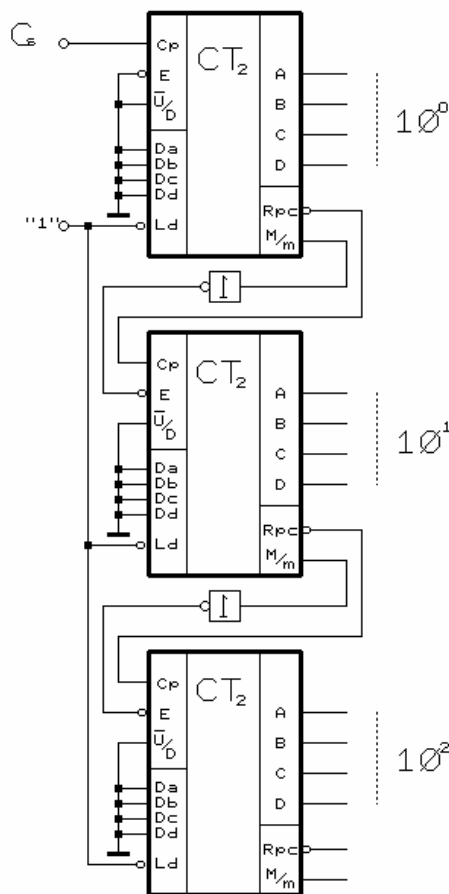
A megismert integrált áramköri számlálók kapacitásának bővítése - aszinkron és szinkron változatoknál - különböző módon történik.

Az aszinkron számlálóknál a legnagyobb nagyságrendű kimenetet kell a következő tok számláló bemenetére kötni. Az 142. ábrán 8 bites bináris számláló kialakítása látható két SN7493 típusú tokkal. Mindkét tok egyidejűleg törölhető.



142. ábra

A szinkron számlálók bővítésénél az órajel ismétlő kimeneteket használjuk. A 143. ábrán - három SN 74190 típusú tokkal kialakított - 3 dekádos decimális számlánc kapcsolása látható. A nagyobb nagyságrendű dekád E bemenetére kötjük az előző dekád M/m kimenetét. Ez nagyobb zavarvédeltséget, biztosít azáltal, hogy csak akkor billenthető egy-egy dekád, ha az előző a végszámnál tart. A billentést az R_{pc} jele végzi.



143. ábra

- **Programozható** frekvenciaosztóként **változtatható modulusú** számlálót alkalmazunk.

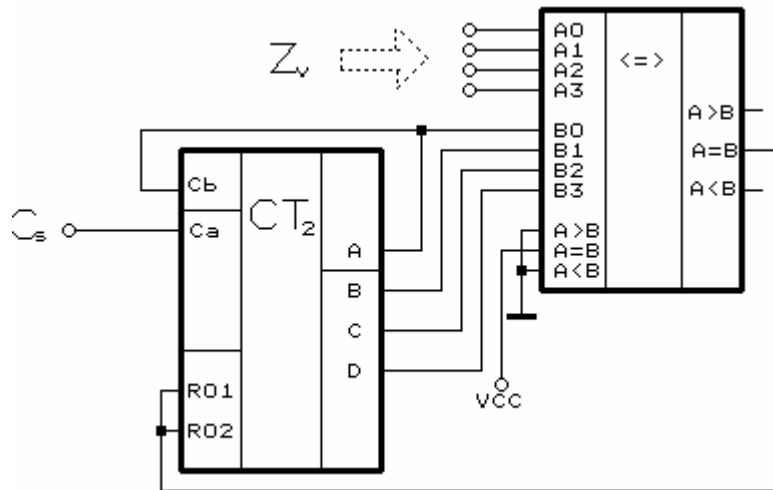
A modulus változtatás két alapvető elvi változata a

- végszám csökkentés és a
- kezdőszám változtatás.

A végszám csökkentésnél a számlálót törölni kell a kapacitásnál kisebb számérték elérésekor. A 144. ábrán látható ennek áramköri megvalósítása. A számláló kimeneteihez csatolt nagyság-komparátor aszinkron módon törli a számlálót, amikor annak tartalma megegyezik a kódkapcsolóval, vagy külső eszközzel beállított Z_v értékkel. Az így kialakított programozható modulusú számláló eredő modulusa

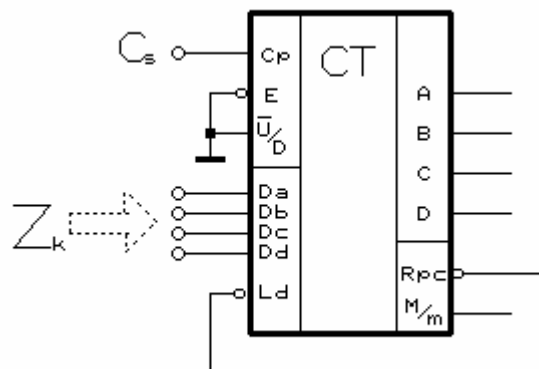
$$m' = Z_v$$

értékű lesz.



144. ábra

Preset számlálók alkalmazásával készíthető kezdőszám (Z_k) változtatással működő, változtatható modulusú számláló. Ebben a megoldásban a számláló túlsordulása vezérli az adatbemeneteken érvényes – külső eszközzel történő - kezdőszám beírását. A számlálási ciklus innen folytatódik. A 145. ábrán a változtatható modulusú számláló kapcsolási vázlatja látható.



145. ábra

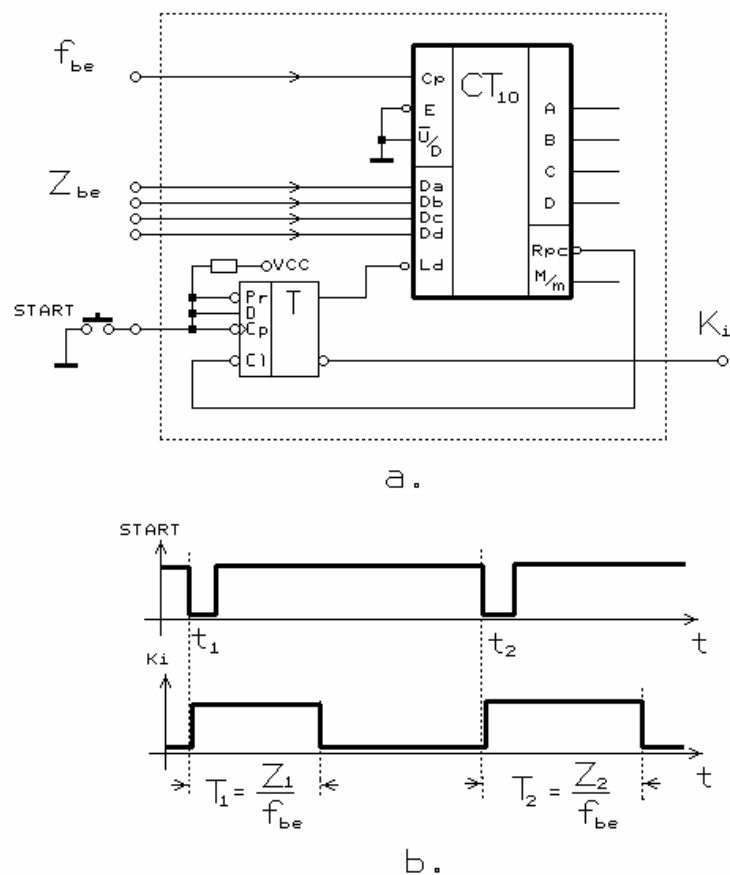
Az ábra szerinti kapcsolásban használt számláló (pl. SN 74190 vagy SN 74191 típus) a kapacitás végszámát elérve vezérli a párhuzamos beírást. A számlálás ezért a 0000 érték helyett a programozott Z_k értékről folytatódik. A kapacitásnak megfelelő utolsó

számérték csak az órajel 0 szintje alatt érvényes a kimeneten. A megváltozott modulus tehát

$$m' = m - Zk$$

érték lesz, ahol m a számláló eredeti modulusa.

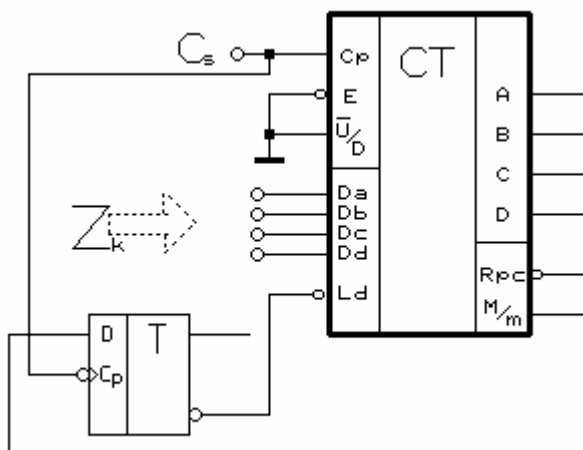
- **Programozható késleltető** építhető változtatható modulusú számlálóval (146.ábra).



146. ábra

A D flip-flop törölt állapotában engedélyezi a Z_{be} szám számlálóba írását, és ezzel egyúttal tiltja a számlálást. A Start jel lefutó élénél 1-be billen a D flip-flop, és a számláló ekkor kezdi számlálni az állandó frekvenciájú időalap jelet. A számláló túlcsordulásakor törlődik a D flip-flop.

Szinkronozott kezdőszám beírási módnál (35.ábra) az utolsó számérték is teljes órajel ütemig áll fenn. Ebben az ütemben íródik a D flip-flop 1-be és készíti elő a program szerint érvényes Z_k kezdőszám beírását, amelyet a következő órajel hajt végre.



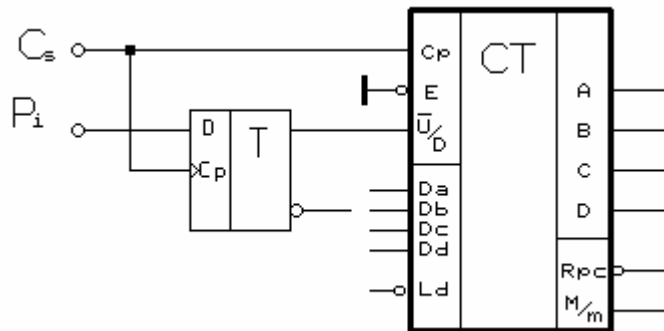
147. ábra

A nagyobb kapacitású - változtatható modulusú - számlálók kialakításánál az ábra szerinti megoldást célszerű alkalmazni. A kiegészítő áramkört csak annyiban kell módosítani, hogy a flip-flop beírási feltétele a számlálólánc minden M/m kimenetének egyidejű 1 értékénél kell teljesüljön. Ez pedig - az ábrához képest - egyetlen ÉS kapubővítést jelent. Amennyiben a végszám módosítási eljárást alkalmaznánk, akkor ugyanannyi nagyság komparátorra lenne szükségünk, mint amennyi a számláló tokok száma.

Az előző fejezetben megismert szinkron számlálók mindegyike előre-, és hátraszámlálóként is használható. Ezekkel megvalósított reverzibilis - parancsal, programmal változtatható irányú - számlálók vezérlésénél biztosítani kell, hogy az irányváltás egyik számértéket se csorbítsa.

Azoknál a feladatoknál, amelyeknél az egy csatornán különböző időpontokban érkező jeleket kell **előre** vagy **hátra** számlálni, használjuk az SN 74190, ill. az SN 74191 típusú vagy ezekkel azonos funkciójú kétirányú számlálókat. Az U/D bemeneteken a parancsot - hibás számlálás elkerülése végett - csak impulzusszünetben szabad váltani. A tetszőleges időpontban érkező külső parancs (P_i) szinkronozásának egy lehetséges

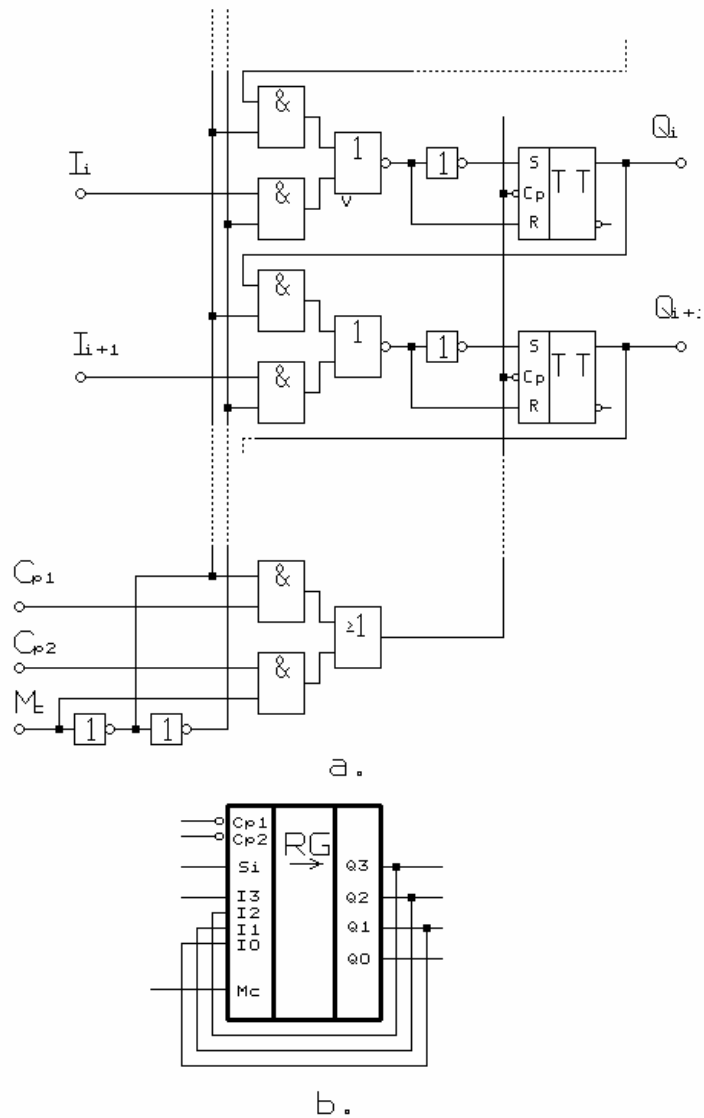
áramköri megoldása látható a 36.ábrán. A számláló irányváltó jelét a D flip-flop kimenete szolgáltatja. Ez a flip-flop viszont - a külső P_i parancsnak megfelelő - állapotot csak az órajel 1 - 0 átmenetekor veszi fel.



148. ábra

⇒ Integrált áramköri léptető regiszterek

A TTL rendszerű integrált áramköri család egyik – széleskörűen alkalmazható – léptetőregiszterét ismertetjük. Az áramkör működésének megismerésén túlmenően kitérünk az alkalmazás lehetőségeinek tárgyalására is.



40. ábra

A 40.a. ábrán az SN 7495 típusú 4 bites lépte-tőregiszter egy részletének logikai vázlata látható. A regiszterbe **adatbevitel** mind **sorosan**, mind pedig **párhuzamosan** lehetséges. Ez mindkét változatban szinkron üzemű. **Párhuzamos kiolvasást** tesz lehetővé az, hogy mind a négy flip-flop kimenete kivezetett. (Természetesen kiolvasás is lehetséges.)

Léptetés - s így **soros** beírás (**Si**) és kiolvasás (**Q₃**) - az üzemmód vezérlő bemenet **MC=0** (Mode Control) értékénél történik a **Cp1** léptető bemenetre adott impulzussorozattal (0 - 1 átmenetre érzékeny). Az **MC=1** vezérléskor a szinkron üzemi párhuzamos adatbeírás történhet a **Cp2** bemenetre adott impulzus 0 - 1 átmenetekor.

Az áramkörből – 40.b. ábra szerinti - külső kötéssel kétirányú léptető regisztert alakíthatunk ki. Ebben a kapcsolásban **MC=0** értéknél - a **Cp1**-re adott impulzussal - **jobbra**, míg **MC=1** értéknél - a **Cp2**-re adott impulzussal - **balra** léptetés történik. Jobbra léptetésnél **Si** a soros bemenet és **Q₃** a soros kimenet. Balra léptetésnél **I₃** a soros bemenet és **Q₀** a soros kimenet. A meghajtó áramkörök számára az MC kettő, míg a többi bemenet egy egység-terhelést jelent.

⇒ A léptetőregiszterek alkalmazása

A léptető regisztereket mint átmeneti tárolókat (tartó áramkörök) szinte minden digitális berendezésben alkalmazzák. Ezzel itt részletesebben nem foglalkozunk. Viszont tárgyaljuk a léptetőregiszterek

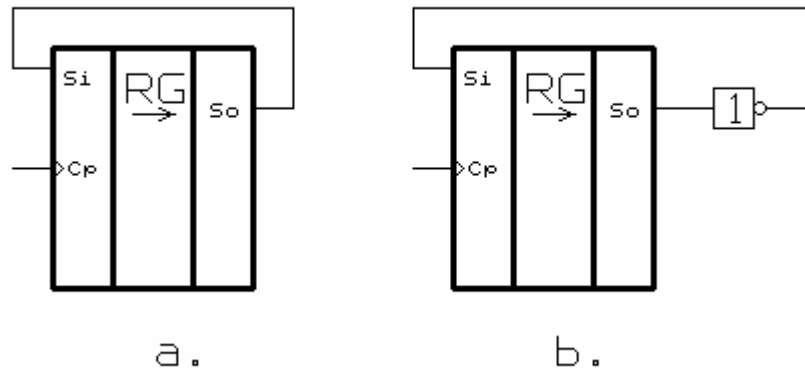
- gyűrűs számlálóként, ill.
- soros-párhuzamos és
- párhuzamos-soros

kódátalakítókban való felhasználását.

3.2.1..1 Gyűrűs számlálók

Amennyiben egy léptető regiszter soros kimenetét (**So**) a soros bemenettel (**Si**) összekötjük, akkor olyan áramkört kapunk, amelyben az információ kering (a kilépő bit beíródik az első tárolóba). Ezt a megoldást nevezzük **gyűrűs számlálónak**.

Az adat visszavezetése történhet egyenes és tagadott alakban is (41. ábra). Az a. ábra szerinti visszavezetési megoldással **n - modulusú**, míg a b. ábra szerint **2n - modulusú** gyűrűs számlálót kapunk, ahol **n** a regiszter tárolóinak száma.



41.ábra

Az n - modulusú gyűrűs számlálónál az eredeti információ az n . lépés után kerül vissza a regiszter megfelelő helyértékeire. Erre mutat példát a 42.ábra szerinti működési táblázat, amelyen egy 4 bites n modulusú gyűrűs számláló egyes ütemeinek állapota látható az **1 0 0 0** kezdő feltételből indulva.

t	Q_0	Q_1	Q_2	Q_3
t_1	1	0	0	0
t_2	0	1	0	0
t_3	0	0	1	0
t_4	0	0	0	1
t_5	1	0	0	0

42. ábra

Az áramkört felhasználhatjuk pl. soros működésű aritmetikai egység átmeneti tárolójaként, ha az egyik tényezőt - műveletvégzés után - változatlanul kívánjuk megtartani.

Számlálóként is használhatjuk a gyűrűs számlálót. Ha a regiszterben egy darab 1-et léptetünk, akkor minden állapotban egyetlen kimenet értéke lehet 1 szintű. Ha az n kimenet mindegyikéhez egy N alapszámú számrendszer egy számjegyét rendeljük, akkor **1 az N -ből** kódolású számlálót kapunk.

A **2n modulusú** gyűrűs számlálóban **2n** számú léptetés után kapjuk vissza az eredeti állapotot. A 43.a. ábrán levő táblázat mutatja egy 4 bites 2n modulusú gyűrűs számláló állapotsorozatát, ha a **0000** állapotból indulunk ki. Ugyanezen gyűrűs számlálóban a 43. b. ábra táblázata szerinti állapotsorozat is kialakulhat. Mindkét sorozat 8-8 állapotból (2n) - két teljes ciklusból - áll. A kettő együtt tartalmazza a lehetséges 16 kombinációt.

Ütem	Q ₃	Q ₂	Q ₁	Q ₀
1	0	0	0	0
2	0	0	0	1
3	0	0	1	1
4	0	1	1	1
5	1	1	1	1
6	1	1	1	0
7	1	1	0	0
8	1	0	0	0
9	0	0	0	0

a.

Ütem	Q ₃	Q ₂	Q ₁	Q ₀
1	1	0	0	1
2	0	0	1	0
3	0	1	0	1
4	1	0	1	1
5	0	1	1	0
6	1	1	0	1
7	1	0	1	0
8	0	1	0	0
9	1	0	0	1

b.

43.ábra

Általánosan a következő törvényszerűség fogalmazható meg: egy **n** bites léptető regiszterből kialakított **2n** modulusú gyűrűs számláló **k** féle **teljes** ciklusban működtethető ahol

$$k = \frac{2^n}{2n}$$

hányados egész része. Amennyiben az osztás eredménye nem egész szám, akkor csonka ciklus is van. Csonka ciklusnak nevezzük az olyan sorozatot, amely 2n lépésnél hamarabb veszi fel a kezdő kombinációt. A csonka ciklus állapotainak száma az osztásnál kapott maradékkal egyezik meg.

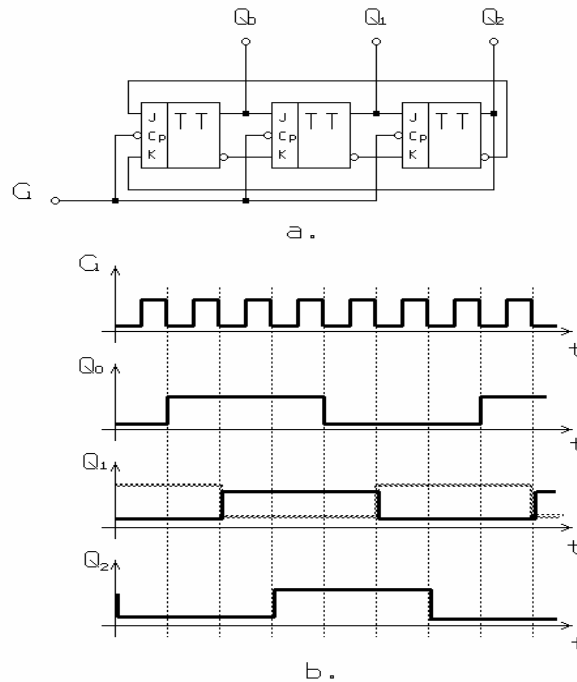
Példa:

$n=3$ esetén **egy** 6 állapotú ($2n = 6$) **teljes** ciklus és **egy** két állapotú **csonka** ciklus lehetséges. $n=5$ bites gyűrűs számlálónál **három** 10 állapotú **teljes** ciklus és **egy** két állapotú **csonka** ciklus létezik. A kezdőszám fogja meghatározni, hogy melyik ciklusban üzemel a számláló. Amennyiben több teljes ciklus is lehetséges, ezek közül azt tekintjük **alap-ciklusnak** amely tartalmazza az összes bit 0 kombinációt.

Az **öt** bites $2n$ modulusú gyűrűs számlálót decimális számlálóként is használjuk. A lehetséges három teljes ciklusból a 00000 állapotot is tartalmazó sorozatot (alap-ciklus) nevezzük **Johnson - kódnak**. Ahhoz, hogy a gyűrűs számláló mindig az alap-ciklusban üzemeljen, biztosítani kell, hogy az esetleges ciklustévesztés után (pl. külső zavar) automatikusan kerüljön vissza az alap-ciklusba. Egyik megoldás lehet, ha egy élvezérelt D flip-flop a soros kimenet 1 - 0 átmenetkor bebillen és törli a számláló flip-flop -jait. Ez a törlés a helyes működést nem zavarja, mivel az alap-ciklusban egyébként is ez az állapot kell következzen. A következő órajel 1 szintje aszinkron módon törli a D flip-flop -ot. Ha valamilyen okból hibás állapot áll be, ezt - néhány ütem után - automatikusan törölni fogja a D tároló.

Példa: Vegyük azt, hogy valamilyen zavar eredményeként az **10010** hibás állapotot lép fel. A következő ütem az **11001**, majd **01100** lenne, de az utóbbi beálltakor a D flip-flop is bebillen s ez a számláló **00000** állapotát állítja be. Ennek eredményeként csak egyetlen hibás ciklus lesz.

Röviden említést teszünk a $2n$ modulusú gyűrűs számlálók egy speciális vezérléstechnikai felhasználásáról. Amennyiben $n=k*3$, vagyis a három egész számú többszöröse, akkor a számláló kimenő jeleiből mindig előállítható **3 fázisú szimmetrikus jelrendszer**.



44.ábra

A 44. a. ábrán 3 bites $2n$ modulusú gyűrűs számláló logikai vázlata látható. A b.ábra szemlélteti az órajel és a kimeneti jelek idő-függvényeit.

Mindhárom kimenet jele szimmetrikus négyszögjel, és frekvenciája

$$f_{ki} = \frac{f_q}{2n}$$

ahol f_q a léptető jel frekvenciája, és n a regiszter bitjeinek száma.

A b.ábrán látható, hogy az egyes kimenetek jelei egy léptető-jel periódus idejével késnek egymáshoz képest. Mindegyik jel periódus-ideje 6 ütem, amit tekinthetünk 360 villamos foknak. Ebből következik, hogy az egyes jelek közötti fázistolás:

$$\Phi = \frac{2\pi}{n} = \frac{360^\circ}{6} = 60^\circ$$

Amennyiben a $Q_0, \overline{Q_1}, Q_2$ jelsorozatot tekintjük, ezek - bármilyen órajel frekvenciánál - pozitív sorrendű szimmetrikus háromfázisú rendszert alkotnak. Ezért háromfázisú

rendszerek - pl. aszinkron motorok fordulatszám változtatásánál stb. - vezérlő jeleként felhasználhatók.

3.2.1..2 Párhuzamos-soros kódátalakítás

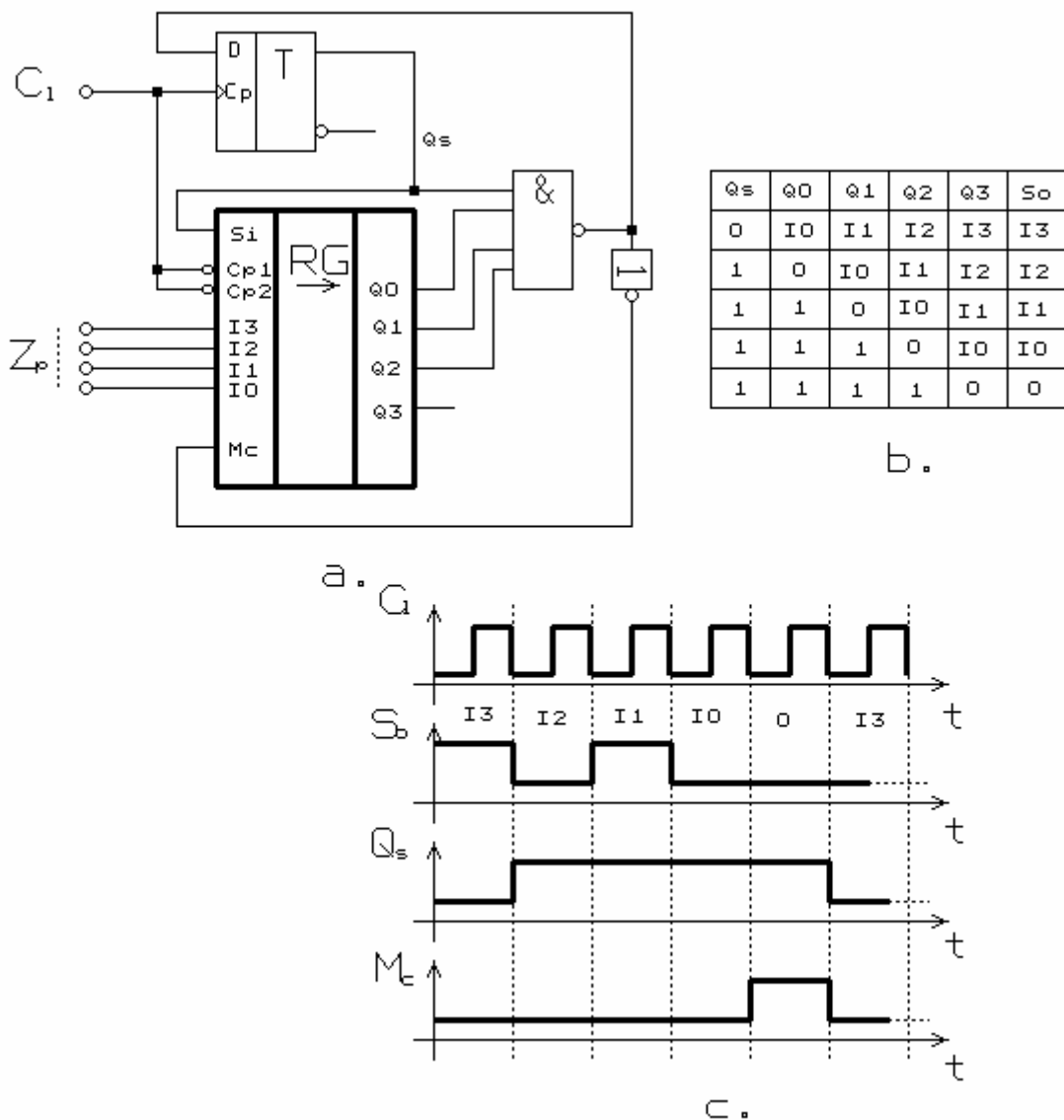
A fejezetben röviden ismertetjük a léptetőregiszterek alkalmazásával megvalósítható **párhuzamos-soros** kódátalakítást.

Az átalakítás elve, hogy az átalakítandó, párhuzamos kódolású információt a léptetőregiszterbe - a **párhuzamos** adatbemeneteken keresztül - **írjuk be**. Ezt követően - az órajel ütemében - léptetve a regiszter tartalmát, annak **soros kimenetén** (So) időben egymás után - egyetlen csatornán - kapjuk az információ egyes bitjeit. Ezzel soros kódolásban áll rendelkezésünkre az eredeti információ. A kódátalakító áramkörnek biztosítania kell, hogy minden párhuzamos beírást - a szóhossznak megfelelő - **n** számú léptetés kövessen. Ezután ismét a párhuzamos beírás, vagyis az új információ fogadása következik.

A 45. a. ábrán egy 4 bites digitális szó párhuzamos-soros kódátalakítására alkalmas áramkör logikai vázlata látható. Az áramkörben felhasznált léptetőregiszter - az előzőekben már megismert - az SN 7495 AN típus. Párhuzamos beírás a Mode Control (MC) 1 szintjénél, míg léptetés MC=0 értéknél történik a Cp jel 1 - 0 átmenetekor. A kiegészítő áramkörök - D flip-flop és kapuk - automatikusan hajtják végre a párhuzamos beírást és a léptetés végének jelzését.

A működés elemzését az információ léptetésének kezdetétől végezzük el. Ebben a pillanatban az RG - ben van a 4 bites információ (Ip) és a D flip-flop törölt állapotú. Ennek hatására az MC vezérlőbemenet 0 szintet kap, s ezért a következő órajel a regiszter tartalmát eggyel jobbra lépteti. Ennek eredményeként a regiszterbe 0 lép be és **Q₀=0** lesz, ugyanakkor a **D** flip-flop -ba **1** íródik. A soros kimeneten viszont már a következő bit jelenik meg. A további órajelek a regiszterbe 1-et léptetnek be. A negyedik órajelre a K kapu mindegyik bemenetén 1 érték lesz, s ezért az MC is 1 szintre vált. Az ötödik órajel 1 - 0 átmenete írja be a regiszterbe a következő párhuzamos információt, s a D flip-flop -ba a 0-t. Ezzel kezdődik a következő átalakítási ciklus. A 45.b.ábrán látható táblázatban szemléltettük az egyes kimenetek értékeit ütemenként. Az átalakítandó információ (Zp) bitjei **I₃, I₂, I₁, I₀**.

A 45. c. ábrán láthatók az **So** soros kimeneti csatornán kapott jelsorozat, a CL órajel, a D flip-flop, **Qs** kimenet és az MC jel időfüggvényei a **Zp = 1010** digitális szó átalakításakor. A szószünetet az MC=1 érték jelzi. E jel használható fel a soros jelet fogadó áramkörök szinkronozás hoz.



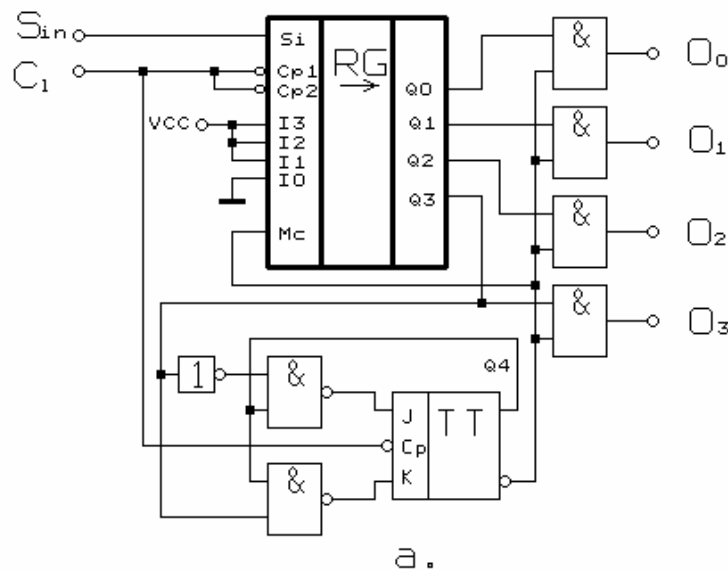
45.ábra

A párhuzamos-soros kódátalakítót leggyakrabban a nagyobb távolságú adatátviteli rendszereknél használják. Soros kódban való információátvitelhez egyetlen adatcsatorna

szükséges. Az ismertetett átalakító által előállított soros jel hibátlan vételéhez - dekódolás hoz - még a CL és a szószinkronozó (MC) jelet is továbbítani kell. Bármilyen bitszámú digitális szó nál tehát összesen három jelvezetékkel valósítható meg ez az adatátvitel.

3.2.1..3 Soros-párhuzamos kódátalakítás

A soros-párhuzamos kódátalakítás elve, hogy az átalakítandó n bites **információt** CL órajel lépteti be a **regiszterbe**. Majd az $n+1$ -edik ütemben (” szó szünet”) kerül a párhuzamosan kódolt információ a kimeneti csatornákra.



Q0	Q1	Q2	Q3	Q4
0	1	1	1	1
I3	0	1	1	1
I2	I3	0	1	1
I1	I2	I3	0	1
I0	I1	I2	I3	0
0	1	1	1	1

b.

46.ábra

A soros-párhuzamos kódátalakító kialakítható oly módon is hogy a szószünetet automatikusan állítja elő. Erre példa a 46. a. ábra szerinti áramkör, amely 4 bites digitális szó átalakítását végzi.

Az átalakítás egy párhuzamos beírással kezdődik. A regiszter első bitjét (Q_0) **0**-ra, míg a továbbiakat és a kiegészítő JK flip-flop -ot is **1** értékre állítjuk be. Ennek hatására az **MC** jel **0** lesz és a következő órajelre megkezdődik a **soros információ beléptetése**. Ugyanakkor tiltott a párhuzamos kimeneti csatorna. Az eredetileg Q_0 -ba írt **0** érték ütemenként tovább lép és a negyedik órajel hatására a JK flip-flop 0-ba billenése engedélyezi a kimeneteket. Ugyanekkor előkészíti a következő ciklust indító párhuzamos beírást mivel ekkor az MC és a flip-flop J és K bemenetére is 1 szint jut. Az órajel ötödik 1 - 0 átmenetekor kezdődik a leírt ciklus előről.

A regiszter feltöltésének ütemei a 46. b ábra táblázatában láthatók. Az ismertetett megoldású soros-párhuzamos kód átalakításnál az adótól csak az adatcsatornát és a léptető jelet kell csatlakoztatni.